

# NI PXI/PCI-5421 Specifications

## 16-Bit 100 MS/s Arbitrary Waveform Generator

このドキュメントには、日本語ページも含まれています。

This document lists specifications for the NI PXI-5421 arbitrary waveform generator. Unless otherwise noted, the following conditions were used for each specification:

- Analog filter enabled.
- Interpolation set to maximum allowed factor for a given sample rate.
- Signals terminated with 50  $\Omega$ .
- Direct path set to 1  $V_{pk-pk}$ , Low-Gain Amplifier path set to 2  $V_{pk-pk}$ , and High-Gain Amplifier path set to 12  $V_{pk-pk}$ .
- Sample clock set to 100 megasamples per second (MS/s).

Typical values are representative of an average unit operating at room temperature. Specifications are subject to change without notice. For the most recent NI PXI/PCI-5421 specifications, visit [ni.com/manuals](http://ni.com/manuals).

To access all the NI 5421 documentation, including the *NI Signal Generators Getting Started Guide*, which contains functional descriptions of the NI 5421 signals, navigate to **Start»All Programs»National Instruments»NI-FGEN»Documentation**.



**Hot Surface** If the NI 5421 has been in use, it may exceed safe handling temperatures and cause burns. Allow the NI 5421 to cool before removing it from the chassis.

## Contents

|                                               |    |
|-----------------------------------------------|----|
| CH 0 .....                                    | 2  |
| Sample Clock .....                            | 13 |
| Onboard Clock .....                           | 16 |
| Phase-Locked Loop (PLL) Reference Clock ..... | 17 |
| CLK IN .....                                  | 18 |
| PFI 0 and PFI 1 .....                         | 18 |
| DIGITAL DATA & CONTROL (DDC) .....            | 20 |
| Start Trigger .....                           | 22 |
| Markers .....                                 | 24 |
| Arbitrary Waveform Generation Mode.....       | 25 |

|                                     |    |
|-------------------------------------|----|
| Calibration .....                   | 27 |
| Power .....                         | 27 |
| Software .....                      | 28 |
| Environment .....                   | 29 |
| NI PXI-5421 Environment .....       | 29 |
| NI PCI-5421 Environment .....       | 30 |
| Compliance and Certifications ..... | 31 |
| Safety .....                        | 31 |
| Electromagnetic Compatibility ..... | 31 |
| CE Compliance .....                 | 31 |
| Environmental Management .....      | 32 |
| Physical .....                      | 33 |
| Where to Go for Support .....       | 35 |

## CH 0

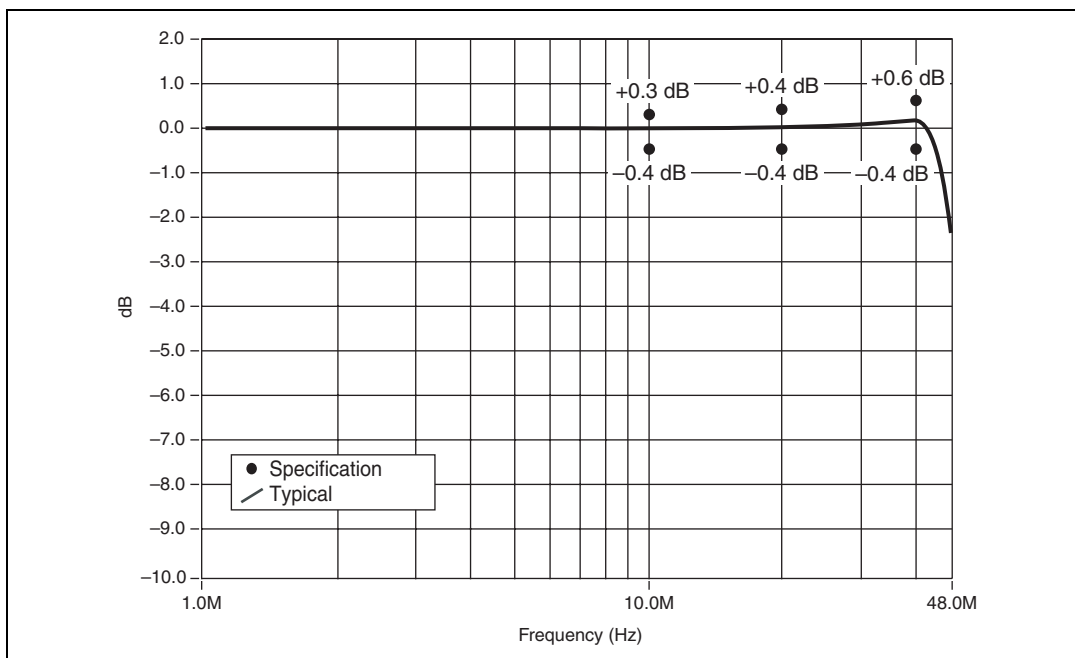
### (Channel 0 Analog Output, Front Panel Connector)

| Specification                         | Value                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          | Comments |
|---------------------------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------|
| Number of Channels                    | 1                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                              | —        |
| Connector                             | SMB (jack)                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                     | —        |
| <b>Output Voltage Characteristics</b> |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                |          |
| Output Paths                          | <ol style="list-style-type: none"> <li>1. The software-selectable Main Output path setting provides full-scale voltages from 12.00 V<sub>pk-pk</sub> to 5.64 mV<sub>pk-pk</sub> into a 50 <math>\Omega</math> load. NI-FGEN uses either the Low-Gain amplifier or the High-Gain amplifier when the Main Output path is selected, depending on the Gain attribute.</li> <li>2. The software-selectable Direct path is optimized for intermediate frequency (IF) applications and provides full-scale voltages from 1.000 to 0.707 V<sub>pk-pk</sub>.</li> </ol> | —        |
| DAC Resolution                        | 16 bits                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                        | —        |

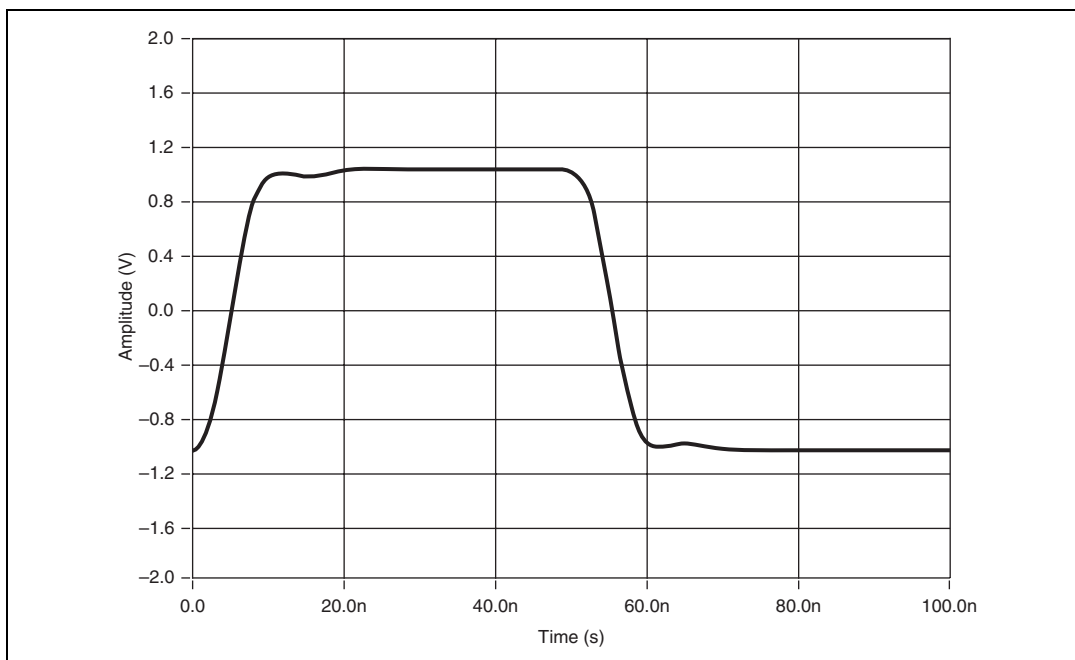
| Specification          | Value                                                                            |      |                                           |               | Comments                                                                                                                                                                                                                                             |
|------------------------|----------------------------------------------------------------------------------|------|-------------------------------------------|---------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| Amplitude and Offset   |                                                                                  |      |                                           |               |                                                                                                                                                                                                                                                      |
| Amplitude Range        | Path                                                                             | Load | Amplitude (V <sub>pk-pk</sub> )           |               | Amplitude values assume the full scale of the DAC is utilized. If an amplitude smaller than the minimum value is desired, then waveforms less than full scale of the DAC can be used.<br><br>NI-FGEN compensates for user-specified resistive loads. |
|                        |                                                                                  |      | Minimum Value                             | Maximum Value |                                                                                                                                                                                                                                                      |
|                        | Direct                                                                           | 50 Ω | 0.707                                     | 1.00          |                                                                                                                                                                                                                                                      |
|                        |                                                                                  | 1 kΩ | 1.35                                      | 1.91          |                                                                                                                                                                                                                                                      |
|                        |                                                                                  | Open | 1.41                                      | 2.00          |                                                                                                                                                                                                                                                      |
|                        | Low-Gain Amplifier                                                               | 50 Ω | 0.00564                                   | 2.00          |                                                                                                                                                                                                                                                      |
|                        |                                                                                  | 1 kΩ | 0.0107                                    | 3.81          |                                                                                                                                                                                                                                                      |
|                        |                                                                                  | Open | 0.0113                                    | 4.00          |                                                                                                                                                                                                                                                      |
|                        | High-Gain Amplifier                                                              | 50 Ω | 0.0338                                    | 12.0          |                                                                                                                                                                                                                                                      |
|                        |                                                                                  | 1 kΩ | 0.0644                                    | 22.9          |                                                                                                                                                                                                                                                      |
|                        |                                                                                  | Open | 0.0676                                    | 24.0          |                                                                                                                                                                                                                                                      |
| Amplitude Resolution   | < 0.06% (0.004 dB) of amplitude range                                            |      |                                           |               | —                                                                                                                                                                                                                                                    |
| Offset Range           | Span of ±25% of the amplitude range with increments <0.0014% of amplitude range. |      |                                           |               | Not available on the Direct path.                                                                                                                                                                                                                    |
| Maximum Output Voltage |                                                                                  |      |                                           |               |                                                                                                                                                                                                                                                      |
| Maximum Output Voltage | Path                                                                             | Load | Maximum Output Voltage (V <sub>pk</sub> ) |               | The maximum output voltage of the NI 5421 is determined by the amplitude range and the offset range.                                                                                                                                                 |
|                        | Direct                                                                           | 50 Ω | ±0.500                                    |               |                                                                                                                                                                                                                                                      |
|                        |                                                                                  | 1 kΩ | ±0.953                                    |               |                                                                                                                                                                                                                                                      |
|                        |                                                                                  | Open | ±1.000                                    |               |                                                                                                                                                                                                                                                      |
|                        | Low-Gain Amplifier                                                               | 50 Ω | ±1.000                                    |               |                                                                                                                                                                                                                                                      |
|                        |                                                                                  | 1 kΩ | ±1.905                                    |               |                                                                                                                                                                                                                                                      |
|                        |                                                                                  | Open | ±2.000                                    |               |                                                                                                                                                                                                                                                      |
|                        | High-Gain Amplifier                                                              | 50 Ω | ±6.000                                    |               |                                                                                                                                                                                                                                                      |
|                        |                                                                                  | 1 kΩ | ±11.43                                    |               |                                                                                                                                                                                                                                                      |
|                        |                                                                                  | Open | ±12.00                                    |               |                                                                                                                                                                                                                                                      |

| Specification                 | Value                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                    | Comments                                                                                                                                                                                |
|-------------------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| <b>Accuracy</b>               |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          |                                                                                                                                                                                         |
| DC Accuracy                   | <p><b>For the Low-Gain or High-Gain Amplifier path:</b></p> <p><math>\pm 0.2\%</math> of amplitude range <math>\pm 0.05\%</math> of offset <math>\pm 500\ \mu\text{V}</math> (within <math>\pm 10\ ^\circ\text{C}</math> of self-calibration temperature)</p> <p><math>\pm 0.4\%</math> of amplitude range <math>\pm 0.05\%</math> of offset <math>\pm 1\ \text{mV}</math> (0 to <math>55\ ^\circ\text{C}</math>)</p> <p><b>For the Direct path:</b></p> <p>Gain Accuracy: <math>\pm 0.2\%</math> amplitude range (within <math>\pm 10\ ^\circ\text{C}</math> of self-calibration temperature)</p> <p>Gain Accuracy: <math>\pm 0.4\%</math> amplitude range (0 to <math>55\ ^\circ\text{C}</math>)</p> <p>DC Offset Error: <math>\pm 30\ \text{mV}</math> (0 to <math>55\ ^\circ\text{C}</math>)</p> <p><b>Note:</b> For DC accuracy, “amplitude range” is defined as <math>2\times</math> the gain setting. For example, a DC signal with a gain of 8 has an amplitude range of 16 V. If this signal has an offset of 1.5, its DC accuracy is calculated by the following equation:</p> $\pm 0.2\% \times (16\ \text{V}) \pm 0.05\% \times (1.5\ \text{V}) \pm 500\ \mu\text{V} = \pm 33.25\ \text{mV}$ | All paths are calibrated for amplitude and gain errors. The Low-Gain and High-Gain Amplifier paths also are calibrated for offset errors. Specifications valid only for high impedance. |
| AC Amplitude Accuracy         | $\pm 1.0\%$ of amplitude $\pm 1\ \text{mV}$                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                              | 50 kHz sine wave.                                                                                                                                                                       |
| <b>Output Characteristics</b> |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          |                                                                                                                                                                                         |
| Output Impedance              | 50 $\Omega$ nominal or 75 $\Omega$ nominal, software-selectable                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          | —                                                                                                                                                                                       |
| Load Impedance Compensation   | Output amplitude is compensated for user-specified load impedances.                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                      | —                                                                                                                                                                                       |
| Output Coupling               | DC                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                       | —                                                                                                                                                                                       |
| Output Enable                 | Software-selectable. When disabled, CH 0 out is terminated with a 1 W resistor with a value equal to the selected output impedance.                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                      | —                                                                                                                                                                                       |
| Maximum Output Overload       | The CH 0 output terminal can be connected to a 50 $\Omega$ , $\pm 12\ \text{V}$ ( $\pm 8\ \text{V}$ for the Direct Path) source without sustaining any damage. No damage occurs if the CH 0 output is shorted to ground indefinitely.                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                    | —                                                                                                                                                                                       |

| Specification                    | Value                                                                                                                                                             |                                     |                                     | Comments                                                                                                                                                                                                           |
|----------------------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------------|-------------------------------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| Waveform Summing                 | The CH 0 output supports waveform summing among similar paths—specifically, the output terminals of multiple NI 5421 signal generators can be connected together. |                                     |                                     | —                                                                                                                                                                                                                  |
| Frequency and Transient Response |                                                                                                                                                                   |                                     |                                     |                                                                                                                                                                                                                    |
| Bandwidth                        | 43 MHz                                                                                                                                                            |                                     |                                     | Measured at –3 dB.                                                                                                                                                                                                 |
| Digital Interpolation Filter     | Software-selectable finite impulse response (FIR) filter. Available interpolation factors are 2, 4, or 8.                                                         |                                     |                                     | The digital filter is not available for use for Sample clock rates below 10 MS/s.<br><br>Refer to the <i>Effective Sample Rate</i> section for more information about the effect of interpolation on sample rates. |
| Analog Filter                    | Software-selectable 7-pole elliptical filter.                                                                                                                     |                                     |                                     | Available on Low-Gain Amplifier and High-Gain Amplifier paths.                                                                                                                                                     |
| Passband Flatness                | Path                                                                                                                                                              |                                     |                                     | With respect to 50 kHz.                                                                                                                                                                                            |
|                                  | Direct                                                                                                                                                            | Low-Gain Amplifier                  | High-Gain Amplifier                 |                                                                                                                                                                                                                    |
|                                  | –0.4 to +0.6 dB<br>100 Hz to 40 MHz                                                                                                                               | –1.0 to +0.5 dB<br>100 Hz to 20 MHz | –1.2 to +0.5 dB<br>100 Hz to 20 MHz |                                                                                                                                                                                                                    |
| Pulse Response                   | Path                                                                                                                                                              |                                     |                                     | Analog filter and Digital Interpolation filter disabled.                                                                                                                                                           |
|                                  | Direct                                                                                                                                                            | Low-Gain Amplifier                  | High-Gain Amplifier                 |                                                                                                                                                                                                                    |
|                                  |                                                                                                                                                                   |                                     |                                     |                                                                                                                                                                                                                    |
| Rise/Fall Time                   | <5 ns                                                                                                                                                             | <8 ns                               | <10 ns                              |                                                                                                                                                                                                                    |
| Aberration                       | <10%                                                                                                                                                              | <5%                                 | <5%                                 |                                                                                                                                                                                                                    |



**Figure 1.** Normalized Passband Flatness, Direct Path



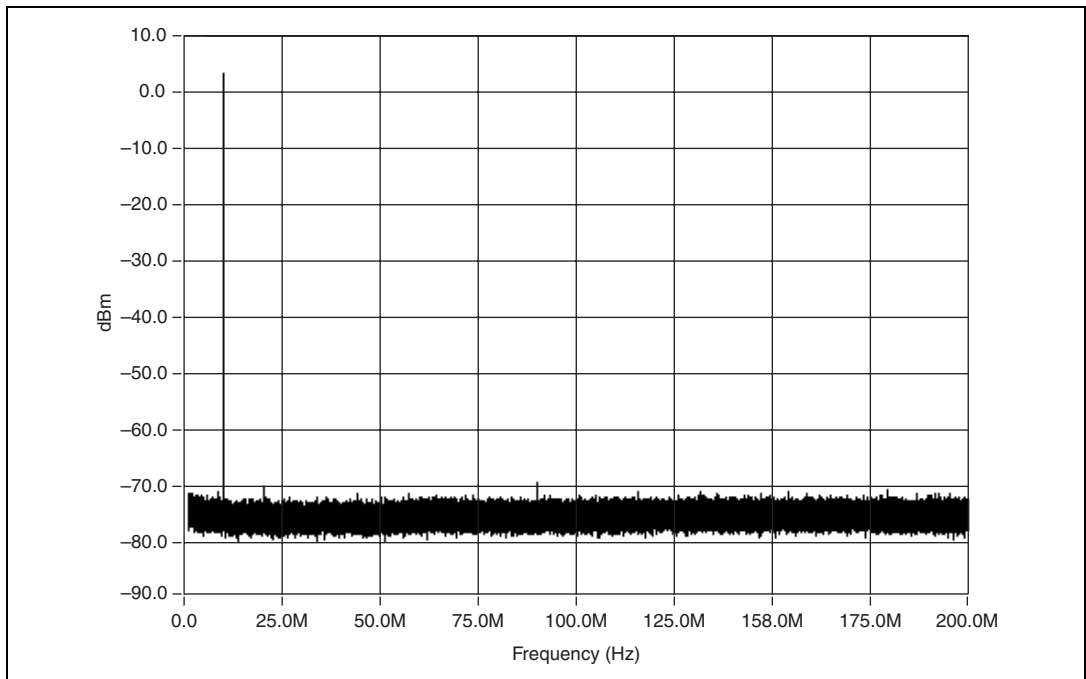
**Figure 2.** Pulse Response, Low-Gain Amplifier Path 50 Ω Load

| Specification                                      | Value           |                    |                     | Comments                                                                                                                                                     |
|----------------------------------------------------|-----------------|--------------------|---------------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------|
| Suggested Maximum Frequencies for Common Functions |                 |                    |                     |                                                                                                                                                              |
| Function                                           | Path            |                    |                     | Disable the Analog filter and the Digital Interpolation filter for square, ramp, and triangle.                                                               |
|                                                    | Direct          | Low-Gain Amplifier | High-Gain Amplifier |                                                                                                                                                              |
| Sine                                               | 43 MHz          | 43 MHz             | 43 MHz              | The minimum frequency is <1 mHz. The value depends on memory size and device configuration.                                                                  |
| Square                                             | Not Recommended | 25 MHz             | 12.5 MHz            |                                                                                                                                                              |
| Ramp                                               | Not Recommended | 5 MHz              | 5 MHz               |                                                                                                                                                              |
| Triangle                                           | Not Recommended | 5 MHz              | 5 MHz               |                                                                                                                                                              |
| Spectral Characteristics                           |                 |                    |                     |                                                                                                                                                              |
| Signal to Noise and Distortion (SINAD)             | Path            |                    |                     | Amplitude –1 decibel full scale (dBFS). Measured from DC to 50 MHz. SINAD at low amplitudes is limited by a –148 dBm/Hz noise floor. All values are typical. |
|                                                    | Direct          | Low-Gain Amplifier | High-Gain Amplifier |                                                                                                                                                              |
| 1 MHz                                              | 64 dB           | 66 dB              | 63 dB               |                                                                                                                                                              |
| 10 MHz                                             | 61 dB           | 60 dB              | 47 dB               |                                                                                                                                                              |
| 20 MHz                                             | 57 dB           | 56 dB              | 42 dB               |                                                                                                                                                              |
| 30 MHz                                             | 60 dB           | 62 dB              | 62 dB               |                                                                                                                                                              |
| 40 MHz                                             | 60 dB           | 62 dB              | 62 dB               |                                                                                                                                                              |
| 43 MHz                                             | 58 dB           | 60 dB              | 55 dB               |                                                                                                                                                              |

| Specification                                                                                           | Value  |                    |                     | Comments                                                                                                                                                                                                             |       |
|---------------------------------------------------------------------------------------------------------|--------|--------------------|---------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-------|
| Spectral Characteristics (Continued)                                                                    |        |                    |                     |                                                                                                                                                                                                                      |       |
| Spurious-Free Dynamic Range <sup>1</sup> (SFDR) with Harmonics                                          | Path   |                    |                     | Amplitude –1 dBFS. Measured from DC to 50 MHz. Also called harmonic distortion. SFDR with harmonics at low amplitudes is limited by a –148 dBm/Hz noise floor. All values are typical and include aliased harmonics. |       |
|                                                                                                         | Direct | Low-Gain Amplifier | High-Gain Amplifier |                                                                                                                                                                                                                      |       |
|                                                                                                         | 1 MHz  | 76 dB              | 71 dB               |                                                                                                                                                                                                                      | 58 dB |
|                                                                                                         | 10 MHz | 68 dB              | 64 dB               |                                                                                                                                                                                                                      | 47 dB |
|                                                                                                         | 20 MHz | 60 dB              | 57 dB               |                                                                                                                                                                                                                      | 42 dB |
|                                                                                                         | 30 MHz | 73 dB              | 73 dB               |                                                                                                                                                                                                                      | 74 dB |
|                                                                                                         | 40 MHz | 76 dB              | 73 dB               |                                                                                                                                                                                                                      | 74 dB |
|                                                                                                         | 43 MHz | 78 dB              | 75 dB               |                                                                                                                                                                                                                      | 59 dB |
| SFDR without Harmonics                                                                                  | Path   |                    |                     | Amplitude –1 dBFS. Measured from DC to 50 MHz. SFDR without harmonics at low amplitudes is limited by a –148 dBm/Hz noise floor. All values are typical and include aliased harmonics.                               |       |
|                                                                                                         | Direct | Low-Gain Amplifier | High-Gain Amplifier |                                                                                                                                                                                                                      |       |
|                                                                                                         | 1 MHz  | 87dB               | 90 dB               |                                                                                                                                                                                                                      | 90 dB |
|                                                                                                         | 10 MHz | 86 dB              | 88 dB               |                                                                                                                                                                                                                      | 90 dB |
|                                                                                                         | 20 MHz | 79 dB              | 88 dB               |                                                                                                                                                                                                                      | 88 dB |
|                                                                                                         | 30 MHz | 72 dB              | 72 dB               |                                                                                                                                                                                                                      | 73 dB |
|                                                                                                         | 40 MHz | 75 dB              | 72 dB               |                                                                                                                                                                                                                      | 73 dB |
|                                                                                                         | 43 MHz | 77 dB              | 74 dB               |                                                                                                                                                                                                                      | 59 dB |
| <sup>1</sup> Dynamic range is defined as the difference between the carrier level and the largest spur. |        |                    |                     |                                                                                                                                                                                                                      |       |

| Specification                                          | Value  |                       |                        | Comments                                                                                          |
|--------------------------------------------------------|--------|-----------------------|------------------------|---------------------------------------------------------------------------------------------------|
| Spectral Characteristics (Continued)                   |        |                       |                        |                                                                                                   |
| 0 to 40 °C<br>Total<br>Harmonic<br>Distortion<br>(THD) | Path   |                       |                        | Amplitude<br>–1 dBFS.<br>Includes the 2 <sup>nd</sup><br>through the 6 <sup>th</sup><br>harmonic. |
|                                                        | Direct | Low-Gain<br>Amplifier | High-Gain<br>Amplifier |                                                                                                   |
|                                                        | 20 kHz | –77 dBc (typical)     | –77 dBc (typical)      |                                                                                                   |
|                                                        | 1 MHz  | –75 dBc (typical)     | –62 dBc (typical)      |                                                                                                   |
|                                                        | 5 MHz  | –68 dBc               | –55 dBc                |                                                                                                   |
|                                                        | 10 MHz | –65 dBc               | –46 dBc                |                                                                                                   |
|                                                        | 20 MHz | –55 dBc               | —                      |                                                                                                   |
|                                                        | 30 MHz | –50 dBc               | —                      |                                                                                                   |
|                                                        | 40 MHz | –47 dBc               | —                      |                                                                                                   |
|                                                        | 43 MHz | –46 dBc               | —                      |                                                                                                   |
| 0 to 55 °C<br>THD                                      | Path   |                       |                        | Amplitude<br>–1 dBFS.<br>Includes the 2 <sup>nd</sup><br>through the 6 <sup>th</sup><br>harmonic. |
|                                                        | Direct | Low-Gain<br>Amplifier | High-Gain<br>Amplifier |                                                                                                   |
|                                                        | 20 kHz | –76 dBc (typical)     | –76 dBc (typical)      |                                                                                                   |
|                                                        | 1 MHz  | –74 dBc (typical)     | –61 dBc (typical)      |                                                                                                   |
|                                                        | 5 MHz  | –67 dBc               | –54 dBc                |                                                                                                   |
|                                                        | 10 MHz | –63 dBc               | –45 dBc                |                                                                                                   |
|                                                        | 20 MHz | –54 dBc               | —                      |                                                                                                   |
|                                                        | 30 MHz | –48 dBc               | —                      |                                                                                                   |
|                                                        | 40 MHz | –45 dBc               | —                      |                                                                                                   |
|                                                        | 43 MHz | –44 dBc               | —                      |                                                                                                   |

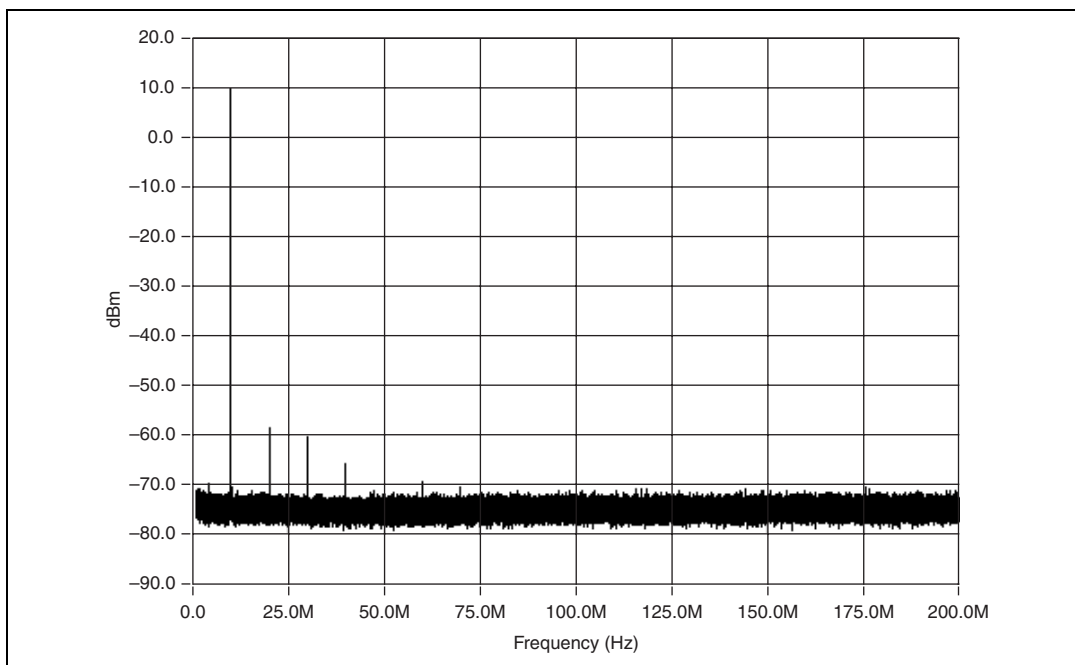
| Specification                        | Value     |                    |         |                        |         |         | Comments                                                                           |
|--------------------------------------|-----------|--------------------|---------|------------------------|---------|---------|------------------------------------------------------------------------------------|
| Spectral Characteristics (Continued) |           |                    |         |                        |         |         |                                                                                    |
| Average Noise Density                | Path      | Amplitude Range    |         | Average Noise Density  |         |         | Average noise density at small amplitudes is limited by a –148 dBm/Hz noise floor. |
|                                      |           | V <sub>pk-pk</sub> | dBm     | $\frac{nV}{\sqrt{Hz}}$ | dBm/Hz  | dBFS/Hz |                                                                                    |
|                                      | Direct    | 1                  | 4.0     | 18                     | –142    | –146.0  |                                                                                    |
|                                      | Low Gain  | 0.06               | –20.4   | 9                      | –148    | –127.6  |                                                                                    |
|                                      | Low Gain  | 0.1                | –16.0   | 9                      | –148    | –132.0  |                                                                                    |
|                                      | Low Gain  | 0.4                | –4.0    | 13                     | –145    | –141.0  |                                                                                    |
|                                      | Low Gain  | 1                  | 4.0     | 18                     | –142    | –146.0  |                                                                                    |
|                                      | Low Gain  | 2                  | 10.0    | 35                     | –136    | –146.0  |                                                                                    |
|                                      | High Gain | 4                  | 16.0    | 71                     | –130    | –146.0  |                                                                                    |
|                                      | High Gain | 12                 | 25.6    | 213                    | –120    | –145.6  |                                                                                    |
| Intermodulation Distortion (IMD)     | Path      |                    |         |                        |         |         | Each tone is –7 dBFS. All values are typical.                                      |
|                                      | Direct    | Low-Gain Amplifier |         | High-Gain Amplifier    |         |         |                                                                                    |
| 10.2 MHz and 11.2 MHz                | –81 dBc   |                    | –80 dBc |                        | –62 dBc |         |                                                                                    |
| 10.6 MHz and 10.8 MHz                | –81 dBc   |                    | –79 dBc |                        | –61 dBc |         |                                                                                    |
| 19.5 MHz and 20.5 MHz                | –78 dBc   |                    | –66 dBc |                        | –54 dBc |         |                                                                                    |
| 19.9 MHz and 20.1 MHz                | –78 dBc   |                    | –65 dBc |                        | –50 dBc |         |                                                                                    |
| 34.0 MHz and 35.0 MHz                | –75 dBc   |                    | –58 dBc |                        | –51 dBc |         |                                                                                    |
| 34.8 MHz and 35.0 MHz                | –75 dBc   |                    | –58 dBc |                        | –51 dBc |         |                                                                                    |
| 42.0 MHz and 43.0 MHz                | –75 dBc   |                    | –55 dBc |                        | –51 dBc |         |                                                                                    |
| 42.8 MHz and 43.0 MHz                | –75 dBc   |                    | –55 dBc |                        | –50 dBc |         |                                                                                    |



**Figure 3.** 10 MHz Single-Tone Spectrum, Direct Path, 100 MS/s, Interpolation Factor Set to 4



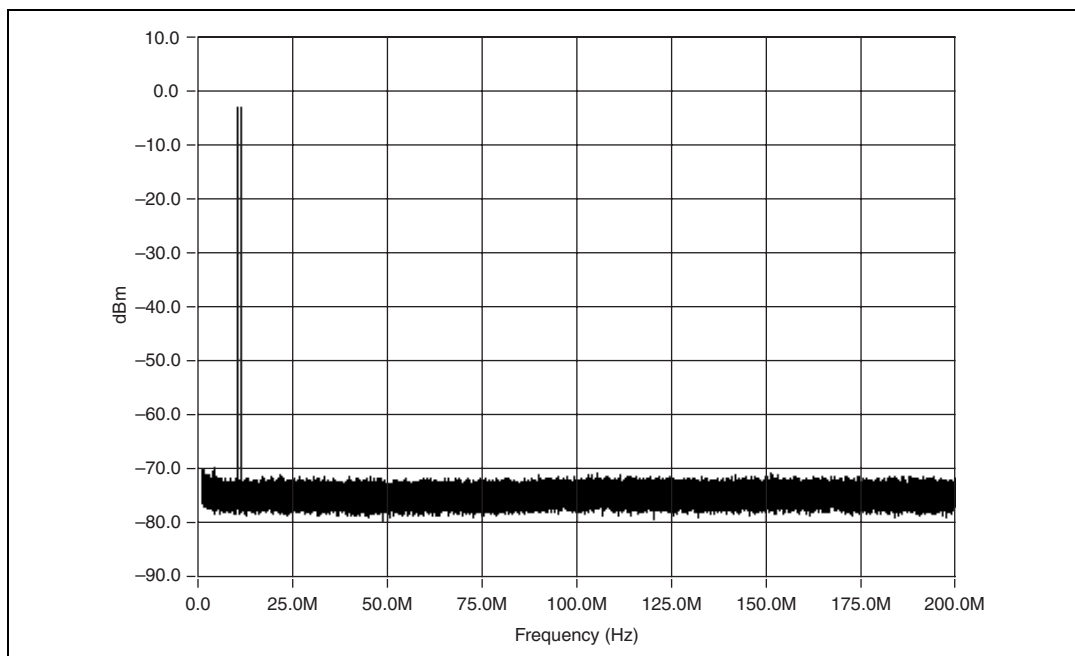
**Note** The noise floor in Figure 3 is limited by the measurement device. Refer to the *Average Noise Density* specification for more information about this limit.



**Figure 4.** 10 MHz Single-Tone Spectrum, Low-Gain Amplifier Path, 100 MS/s, Interpolation Factor Set to 4



**Note** The noise floor in Figure 4 is limited by the measurement device. Refer to the [Average Noise Density](#) specification for more information about this limit.



**Figure 5.** Direct Path, two-Tone Spectrum (Typical)



**Note** The noise floor in Figure 5 is limited by the measurement device. Refer to the [Average Noise Density](#) specification.

## Sample Clock

| Specification        | Value                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                   | Comments                                                                                              |
|----------------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------------------------|
| Sample Clock Sources | <ol style="list-style-type: none"> <li>1. Internal, Divide-by-<math>N</math> (<math>N \geq 1</math>)</li> <li>2. Internal, DDS-based, High-Resolution</li> <li>3. External, CLK IN (SMB front panel connector)</li> <li>4. External, DDC CLK IN (DIGITAL DATA &amp; CONTROL front panel connector)</li> <li>5. <b>NI PXI-5421</b>: External, PXI Star trigger (backplane connector)</li> <li>6. <b>NI PXI-5421</b>: External, PXI_Trig&lt;0..7&gt; (backplane connector)<br/> <b>NI PCI-5421</b>: External, RTSI&lt;0..7&gt;</li> </ol> | Refer to the <a href="#">Onboard Clock</a> section for more information about internal clock sources. |

| Specification                           | Value                  |                                                                                                              |                       | Comments                                                                            |
|-----------------------------------------|------------------------|--------------------------------------------------------------------------------------------------------------|-----------------------|-------------------------------------------------------------------------------------|
| Sample Rate Range and Resolution        |                        |                                                                                                              |                       |                                                                                     |
| Sample Clock Source                     | Sample Rate Range      | Sample Rate Resolution                                                                                       |                       | —                                                                                   |
| Divide-by- <i>N</i>                     | 23.84 S/s to 100 MS/s  | Settable to (100 MS/s) / <i>N</i><br>(1 ≤ <i>N</i> ≤ 4,194,304)                                              |                       |                                                                                     |
| High Resolution                         | 10 S/s to 100 MS/s     | 1.06 μHz                                                                                                     |                       |                                                                                     |
| CLK IN                                  | 200 kS/s to 105 MS/s   | Resolution determined by external clock source.<br><br>External sample clock duty cycle tolerance 40 to 60%. |                       |                                                                                     |
| DDC CLK IN                              | 10 S/s to 105 MS/s     |                                                                                                              |                       |                                                                                     |
| NI PXI-5421<br>PXI Star Trigger         | 10 S/s to 105 MS/s     |                                                                                                              |                       |                                                                                     |
| NI PXI-5421<br>PXI_Trig<0..7>           | 10 S/s to 20 MS/s      |                                                                                                              |                       |                                                                                     |
| NI PCI-5421<br>RTSI<0..7>               | 10 S/s to 20 MS/s      |                                                                                                              |                       |                                                                                     |
| Effective Sample Rate                   |                        |                                                                                                              |                       |                                                                                     |
|                                         | Sample Rate (MS/s)     | Interpolation Factor                                                                                         | Effective Sample Rate | Effective Sample Rate =<br>( <i>interpolation factor</i> ) × ( <i>sample rate</i> ) |
|                                         | 10 S/s to 105 MS/s     | 1 (Off)                                                                                                      | 10 S/s to 105 MS/s    |                                                                                     |
|                                         | 12.5 to 105 MS/s       | 2                                                                                                            | 25 to 210 MS/s        |                                                                                     |
|                                         | 10 to 100 MS/s         | 4                                                                                                            | 40 to 400 MS/s        |                                                                                     |
|                                         | 10 to 50 MS/s          | 8                                                                                                            | 80 to 400 MS/s        |                                                                                     |
| Sample Clock Delay Range and Resolution |                        |                                                                                                              |                       |                                                                                     |
| Sample Clock Source                     | Delay Adjustment Range | Delay Adjustment Resolution                                                                                  |                       | —                                                                                   |
| Divide-by- <i>N</i>                     | ±1 sample clock period | <10 ps                                                                                                       |                       |                                                                                     |
| High-Resolution                         | ±1 sample clock period | Sample clock period/16,384                                                                                   |                       |                                                                                     |
| External (all)                          | 0 to 7.6 ns            | <15 ps                                                                                                       |                       |                                                                                     |

| Specification                                                                                                        | Value                                             |       |        | Comments                          |             |
|----------------------------------------------------------------------------------------------------------------------|---------------------------------------------------|-------|--------|-----------------------------------|-------------|
| System Phase Noise and Jitter (10 MHz Carrier)                                                                       |                                                   |       |        |                                   |             |
| Sample Clock Source                                                                                                  | System Phase Noise Density (dBc/Hz) Offset        |       |        | Specified at 2× DAC oversampling. |             |
|                                                                                                                      | 100 Hz                                            | 1 kHz | 10 kHz |                                   |             |
| NI PXI-5421 Divide-by- <i>N</i>                                                                                      | −107                                              | −121  | −137   |                                   | <1.2 ps rms |
| NI PCI-5421 Divide-by- <i>N</i>                                                                                      | −110                                              | −127  | −137   |                                   | <2.0 ps rms |
| High-Resolution <sup>1</sup>                                                                                         | −109                                              | −121  | −123   |                                   | <4.2 ps rms |
| NI PXI-5421 CLK IN                                                                                                   | −111                                              | −122  | −135   |                                   | <1.2 ps rms |
| NI PCI-5421 CLK IN                                                                                                   | −113                                              | −125  | −135   |                                   | <2.0 ps rms |
| NI PXI-5421 PXI Star Trigger <sup>2</sup>                                                                            | −115                                              | −118  | −130   |                                   | <3.0 ps rms |
| <sup>1</sup> High-Resolution specifications increase as the sample rate is decreased.                                |                                                   |       |        |                                   |             |
| <sup>2</sup> NI PXI-5421 PXI Star trigger specification is valid when the sample clock source is locked to PXI_CLK10 |                                                   |       |        |                                   |             |
| External Sample Clock Input Jitter Tolerance                                                                         | Cycle-cycle jitter ±300 ps<br>Period jitter ±1 ns |       |        | —                                 |             |

| Specification                        | Value                                                                                                                                                                                                       |                                     |            | Comments                                                                            |
|--------------------------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------------|------------|-------------------------------------------------------------------------------------|
| Sample Clock Exporting               |                                                                                                                                                                                                             |                                     |            |                                                                                     |
| Exported Sample Clock Destinations   | 1. PFI<0..1> (SMB front panel connectors)<br>2. DDC CLK OUT (DIGITAL DATA & CONTROL front panel connector)<br>3. <b>NI PXI-5421</b> —PXI_Trig<0..6> (backplane connector)<br><b>NI PCI-5421</b> —RTSI<0..6> |                                     |            | Exported sample clocks can be divided by integer $K$ ( $1 \leq K \leq 4,194,304$ ). |
| Exported Sample Clock Destinations   | Maximum Frequency                                                                                                                                                                                           | Jitter (Typical)                    | Duty Cycle | —                                                                                   |
| PFI<0..1>                            | 105 MHz                                                                                                                                                                                                     | PFI 0: 6 ps rms<br>PFI 1: 12 ps rms | 25 to 65%  |                                                                                     |
| DDC CLK OUT                          | 105 MHz                                                                                                                                                                                                     | 40 ps rms                           | 40 to 60%  |                                                                                     |
| <b>NI PXI-5421</b><br>PXI_Trig<0..6> | 20 MHz                                                                                                                                                                                                      | —                                   | —          |                                                                                     |
| <b>NI PCI-5421</b><br>RTSI<0..6>     | 20 MHz                                                                                                                                                                                                      | —                                   | —          |                                                                                     |

## Onboard Clock (Internal VCXO)

| Specification      | Value                                                                                                                                               | Comments |
|--------------------|-----------------------------------------------------------------------------------------------------------------------------------------------------|----------|
| Clock Source       | Internal sample clocks can either be locked to a reference clock using a phase-locked loop or be derived from the onboard VCXO frequency reference. | —        |
| Frequency Accuracy | $\pm 25$ ppm                                                                                                                                        | —        |

# Phase-Locked Loop (PLL) Reference Clock

| Specification                             | Value                                                                                                                                      | Comments                                                                            |
|-------------------------------------------|--------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------|
| Sources                                   | 1. <b>NI PXI-5421</b> —PXI_CLK10 (backplane connector)<br><b>NI PCI-5421</b> —RTSI_7 (RTSI_CLK)<br>2. CLK IN (SMB front panel connector)   | The PLL reference clock provides the reference frequency for the phase-locked loop. |
| Frequency Accuracy                        | When using the PLL, the frequency accuracy of the NI 5421 is solely dependent on the frequency accuracy of the PLL reference clock source. | —                                                                                   |
| Lock Time                                 | Typical: 70 ms<br>Maximum: 200 ms                                                                                                          | —                                                                                   |
| Frequency Range                           | 5 to 20 MHz in increments of 1 MHz.<br>Default of 10 MHz.<br><br>The PLL reference clock frequency must be accurate to $\pm 50$ ppm.       | —                                                                                   |
| Duty Cycle Range                          | 40 to 60%                                                                                                                                  | —                                                                                   |
| Exported PLL Reference Clock Destinations | 1. PFI<0..1> (SMB front panel connectors)<br>2. <b>NI PXI-5421</b> —PXI_Trig<0..6> (backplane connector)<br><b>NI PCI-5421</b> —RTSI<0..6> | —                                                                                   |

## CLK IN

### (Sample Clock and Reference Clock Input, Front Panel Connector)

---

| Specification          | Value                                                                                                                                                                     | Comments |
|------------------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------|
| Connector              | SMB (jack)                                                                                                                                                                | —        |
| Direction              | Input                                                                                                                                                                     | —        |
| Destinations           | 1. Sample clock<br>2. PLL reference clock                                                                                                                                 | —        |
| Frequency Range        | 1 to 105 MHz (sample clock destination and sine waves)<br>200 kHz to 105 MHz (sample clock destination and square waves)<br>5 to 20 MHz (PLL reference clock destination) | —        |
| Input Voltage Range    | Sine wave: 0.65 to 2.8 V <sub>pk-pk</sub> into 50 $\Omega$<br>(0 dBm to +13 dBm)<br>Square wave: 0.2 to 2.8 V <sub>pk-pk</sub> into 50 $\Omega$                           | —        |
| Maximum Input Overload | $\pm 10$ V                                                                                                                                                                | —        |
| Input Impedance        | 50 $\Omega$                                                                                                                                                               | —        |
| Input Coupling         | AC                                                                                                                                                                        | —        |

## PFI 0 and PFI 1

### (Programmable Function Interface, Front Panel Connectors)

---

| Specification   | Value          | Comments |
|-----------------|----------------|----------|
| Connectors      | Two SMB (jack) | —        |
| Direction       | Bidirectional  | —        |
| Frequency Range | DC to 105 MHz  | —        |

| Specification                | Value                                                                                                                                                                                                                                                   | Comments                                  |
|------------------------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------------------|
| <b>As an Input (Trigger)</b> |                                                                                                                                                                                                                                                         |                                           |
| Destinations                 | Start trigger                                                                                                                                                                                                                                           | —                                         |
| Maximum Input Overload       | –2 to +7 V                                                                                                                                                                                                                                              | —                                         |
| $V_{IH}$                     | 2.0 V                                                                                                                                                                                                                                                   | —                                         |
| $V_{IL}$                     | 0.8 V                                                                                                                                                                                                                                                   | —                                         |
| Input Impedance              | 1 k $\Omega$                                                                                                                                                                                                                                            | —                                         |
| <b>As an Output (Event)</b>  |                                                                                                                                                                                                                                                         |                                           |
| Sources                      | 1. Sample clock divided by integer $K$ ( $1 \leq K \leq 4,194,304$ )<br>2. Sample clock timebase (100 MHz) divided by integer $M$ ( $2 \leq M \leq 4,194,304$ )<br>3. PLL reference clock<br>4. Marker<br>5. Exported start trigger (Out Start Trigger) | —                                         |
| Output Impedance             | 50 $\Omega$                                                                                                                                                                                                                                             | —                                         |
| Maximum Output Overload      | –2 to +7 V                                                                                                                                                                                                                                              | —                                         |
| $V_{OH}$                     | Minimum: 2.9 V (open load), 1.4 V (50 $\Omega$ load)                                                                                                                                                                                                    | Output drivers are +3.3 V TTL compatible. |
| $V_{OL}$                     | Maximum: 0.2 V (open load), 0.2 V (50 $\Omega$ load)                                                                                                                                                                                                    |                                           |
| Rise/Fall Time (20 to 80%)   | $\leq 2.0$ ns                                                                                                                                                                                                                                           | Load of 10 pF.                            |

# DIGITAL DATA & CONTROL (DDC)

## Optional Front Panel Connector

| Specification                                                                     | Value                                                                                                                                          |         |         | Comments                                                                                                                                                                                                               |
|-----------------------------------------------------------------------------------|------------------------------------------------------------------------------------------------------------------------------------------------|---------|---------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| Connector Type                                                                    | 68-pin VHDCI female receptacle                                                                                                                 |         |         | —                                                                                                                                                                                                                      |
| Number of Data Output Signals                                                     | 16                                                                                                                                             |         |         | —                                                                                                                                                                                                                      |
| Control Signals                                                                   | 1. DDC CLK OUT (clock output)<br>2. DDC CLK IN (clock input)<br>3. PFI 2 (input)<br>4. PFI 3 (input)<br>5. PFI 4 (output)<br>6. PFI 5 (output) |         |         | —                                                                                                                                                                                                                      |
| Ground                                                                            | 23 pins                                                                                                                                        |         |         | —                                                                                                                                                                                                                      |
| Output Signal Characteristics (Includes Data Outputs, DDC CLK OUT, and PFI<4..5>) |                                                                                                                                                |         |         |                                                                                                                                                                                                                        |
| Signal Type                                                                       | LVDS (Low-Voltage Differential Signal)                                                                                                         |         |         | —                                                                                                                                                                                                                      |
| Signal Characteristics                                                            | Minimum                                                                                                                                        | Typical | Maximum | 1. Tested with 100 Ω differential load.<br><br>2. Measured at the device front panel.<br><br>3. Load capacitance <10 pF.<br><br>4. Driver and receiver comply with ANSI/TIA/EIA-644.<br><br>5. Rise time is 20 to 80%. |
| V <sub>OH</sub>                                                                   | —                                                                                                                                              | 1.3 V   | 1.7 V   |                                                                                                                                                                                                                        |
| V <sub>OL</sub>                                                                   | 0.8 V                                                                                                                                          | 1.0 V   | —       |                                                                                                                                                                                                                        |
| Differential Output Voltage                                                       | 0.25 V                                                                                                                                         | —       | 0.45 V  |                                                                                                                                                                                                                        |
| Output Common-Mode Voltage                                                        | 1.125 V                                                                                                                                        | —       | 1.375 V |                                                                                                                                                                                                                        |
| Rise/Fall Time                                                                    | —                                                                                                                                              | 0.8 ns  | 1.6 ns  |                                                                                                                                                                                                                        |

| Specification                                                    | Value                                                                                                                                                          |         | Comments |
|------------------------------------------------------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|----------|
| Output Signal Characteristics (Continued)                        |                                                                                                                                                                |         |          |
| Output Skew                                                      | Typical: 1 ns; maximum 2 ns. Skew between any two output terminals on the DIGITAL DATA & CONTROL front panel connector.                                        |         | —        |
| Output Enable/Disable                                            | Controlled through the software on all data output signals and control signals collectively. When disabled, the output terminals go to a high-impedance state. |         | —        |
| Maximum Output Overload                                          | −0.3 to +3.9 V                                                                                                                                                 |         | —        |
| Input Signal Characteristics (Includes DDC CLK IN and PFI<2..3>) |                                                                                                                                                                |         |          |
| Signal Type                                                      | LVDS (Low-Voltage Differential Signal)                                                                                                                         |         | —        |
| Input Differential Impedance                                     | 100 Ω                                                                                                                                                          |         | —        |
| Maximum Output Overload                                          | −0.3 to +3.9 V                                                                                                                                                 |         | —        |
| Signal Characteristics                                           | Minimum                                                                                                                                                        | Maximum | —        |
| Differential Input Voltage                                       | 0.1 V                                                                                                                                                          | 0.5 V   |          |
| Input Common Mode Voltage                                        | 0.2 V                                                                                                                                                          | 2.2 V   |          |
| DDC CLK OUT                                                      |                                                                                                                                                                |         |          |
| Clocking Format                                                  | Data outputs and markers change on the falling edge of DDC CLK OUT.                                                                                            |         | —        |
| Frequency Range                                                  | Refer to the <i>Sample Clock</i> section for more information.                                                                                                 |         | —        |
| Duty Cycle                                                       | 40 to 60%                                                                                                                                                      |         | —        |
| Jitter                                                           | 40 ps rms                                                                                                                                                      |         | —        |

| Specification              | Value                                                              | Comments |
|----------------------------|--------------------------------------------------------------------|----------|
| <b>DDC CLK IN</b>          |                                                                    |          |
| Clocking Format            | DDC data output signals change on the rising edge of DDC CLK IN.   | —        |
| Frequency Range            | 10 Hz to 105 MHz                                                   | —        |
| Input Duty Cycle Tolerance | 40 to 60%                                                          | —        |
| Input Jitter Tolerances    | 300 ps pk-pk of cycle-cycle jitter, and 1 ns rms of period jitter. | —        |

## Start Trigger

| Specification  | Value                                                                                                                                                                                                                                                                                                                                                                                                                                                                                   | Comments |
|----------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------|
| Sources        | <ol style="list-style-type: none"> <li>1. PFI&lt;0..1&gt; (SMB front panel connectors)</li> <li>2. PFI&lt;2..3&gt; (DIGITAL DATA &amp; CONTROL front panel connector)</li> <li>3. <b>NI PXI-5421</b>—PXI_Trig&lt;0..7&gt; (PXI backplane connector)<br/><b>NI PCI-5421</b>—RTSI&lt;0..7&gt;</li> <li>4. <b>NI PXI-5421</b>—PXI Star trigger (PXI backplane connector)</li> <li>5. Software (use function call)</li> <li>6. Immediate (does not wait for a trigger). Default.</li> </ol> | —        |
| Modes          | <ol style="list-style-type: none"> <li>1. Single</li> <li>2. Continuous</li> <li>3. Stepped</li> <li>4. Burst</li> </ol>                                                                                                                                                                                                                                                                                                                                                                | —        |
| Edge Detection | Rising                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  | —        |

| Specification                                   | Value                                                                                                                                        |                                  | Comments                                                                                         |
|-------------------------------------------------|----------------------------------------------------------------------------------------------------------------------------------------------|----------------------------------|--------------------------------------------------------------------------------------------------|
| Minimum Pulse Width                             | 25 ns                                                                                                                                        |                                  | Refer to $t_{s1}$ at <b>NI Signal Generators Help»Devices»NI 5421»Triggering»Trigger Timing.</b> |
| Delay from Start Trigger to CH 0 Analog Output  | Interpolation Factor                                                                                                                         | Typical Delay                    | Refer to $t_{s2}$ at <b>NI Signal Generators Help»Devices»NI 5421»Triggering»Trigger Timing.</b> |
|                                                 | Digital Interpolation Filter disabled.                                                                                                       | 43 Sample Clock Periods + 110 ns |                                                                                                  |
|                                                 | 2                                                                                                                                            | 57 Sample Clock Periods + 110 ns |                                                                                                  |
|                                                 | 4                                                                                                                                            | 63 Sample Clock Periods + 110 ns |                                                                                                  |
|                                                 | 8                                                                                                                                            | 64 Sample Clock Periods + 110 ns |                                                                                                  |
| Delay from Start Trigger to Digital Data Output | 40 sample clock periods + 110 ns                                                                                                             |                                  | —                                                                                                |
| Trigger Exporting                               |                                                                                                                                              |                                  |                                                                                                  |
| Exported Trigger Destinations                   | A signal used as a trigger can be routed out to any destination listed in the <i>Destinations</i> specification in the <i>Markers</i> table. |                                  | —                                                                                                |
| Exported Trigger Delay                          | 65 ns (typical)                                                                                                                              |                                  | Refer to $t_{s3}$ at <b>NI Signal Generators Help»Devices»NI 5421»Triggering»Trigger Timing.</b> |
| Exported Trigger Pulse Width                    | >150 ns                                                                                                                                      |                                  | Refer to $t_{s4}$ at <b>NI Signal Generators Help»Devices»NI 5421»Triggering»Trigger Timing.</b> |

# Markers

| Specification | Value                                                                                                                                                                                                         |                               |                                     | Comments                                                                                              |
|---------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------|-------------------------------------|-------------------------------------------------------------------------------------------------------|
| Destinations  | 1. PFI<0..1> (SMB front panel connectors)<br>2. PFI<4..5> (DIGITAL DATA & CONTROL front panel connector)<br>3. <b>NI PXI-5421</b> —PXI_Trig<0..6> (PXI backplane connector)<br><b>NI PCI-5421</b> —RTSI<0..6> |                               |                                     | —                                                                                                     |
| Quantity      | One Marker per Segment.                                                                                                                                                                                       |                               |                                     | —                                                                                                     |
| Quantum       | Marker position must be placed at an integer multiple of four samples.                                                                                                                                        |                               |                                     | —                                                                                                     |
| Width         | >150 ns                                                                                                                                                                                                       |                               |                                     | Refer to $t_{m2}$ at <b>NI Signal Generators Help» Fundamentals» Waveform» Events» Marker Events.</b> |
| Skew          | Destination                                                                                                                                                                                                   | With Respect to Analog Output | With Respect to Digital Data Output | Refer to $t_{m1}$ at <b>NI Signal Generators Help» Fundamentals» Waveform» Events» Marker Events</b>  |
|               | PFI<0..1>                                                                                                                                                                                                     | ±2 sample clock periods       | N/A                                 |                                                                                                       |
|               | PFI<4..5>                                                                                                                                                                                                     | N/A                           | <2 ns                               |                                                                                                       |
|               | <b>NI PXI-5421</b><br>PXI_Trig<0..6><br><b>NI PCI-5421</b><br>RTSI<0..6>                                                                                                                                      | ±2 sample clock periods       | N/A                                 |                                                                                                       |
| Jitter        | 20 ps rms                                                                                                                                                                                                     |                               |                                     | —                                                                                                     |

# Arbitrary Waveform Generation Mode

| Specification                   | Value                                                                                                                                                                                                                                                                                                                                                                                                                                                        |                                   |                                     | Comments                                                                                                     |
|---------------------------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------------------|-------------------------------------|--------------------------------------------------------------------------------------------------------------|
| Memory Usage                    | The NI 5421 uses the Synchronization and Memory Core (SMC) technology in which waveforms and instructions share onboard memory. Parameters, such as number of segments in sequence list, maximum number of waveforms in memory, and number of samples available for waveform storage, are flexible and user defined.                                                                                                                                         |                                   |                                     | For more information, refer to <b>NI Signal Generators Help» Programming» NI-TCik Synchronization Help</b> . |
| Onboard Memory Size             | 8 MB standard:<br>8,388,608 bytes                                                                                                                                                                                                                                                                                                                                                                                                                            | 32 MB option:<br>33,554,432 bytes | 256 MB option:<br>268,435,456 bytes | —                                                                                                            |
| Output Modes                    | Arbitrary Waveform mode and Arbitrary Sequence mode                                                                                                                                                                                                                                                                                                                                                                                                          |                                   |                                     | —                                                                                                            |
| Arbitrary Waveform Mode         | In Arbitrary Waveform mode, a single waveform is selected from the set of waveforms stored in onboard memory and generated.                                                                                                                                                                                                                                                                                                                                  |                                   |                                     | —                                                                                                            |
| Arbitrary Sequence Mode         | In Arbitrary Sequence mode, a sequence directs the NI 5421 to generate a set of waveforms in a specific order. Elements of the sequence are referred to as <i>segments</i> . Each segment is associated with a set of instructions. The instructions identify which waveform is selected from the set of waveforms in memory, how many loops (iterations) of the waveform are generated, and at which sample in the waveform a marker output signal is sent. |                                   |                                     | —                                                                                                            |
| Minimum Waveform Size (Samples) | Trigger Mode                                                                                                                                                                                                                                                                                                                                                                                                                                                 | Arbitrary Waveform Mode           | Arbitrary Sequence Mode             | The minimum waveform size is sample rate dependent in Arbitrary Sequence mode.                               |
|                                 | Single                                                                                                                                                                                                                                                                                                                                                                                                                                                       | 16                                | 16                                  |                                                                                                              |
|                                 | Continuous                                                                                                                                                                                                                                                                                                                                                                                                                                                   | 16                                | 96 at >50 MS/s                      |                                                                                                              |
|                                 |                                                                                                                                                                                                                                                                                                                                                                                                                                                              |                                   | 32 at ≤50 MS/s                      |                                                                                                              |
|                                 | Stepped                                                                                                                                                                                                                                                                                                                                                                                                                                                      | 32                                | 96 at >50 MS/s                      |                                                                                                              |
|                                 |                                                                                                                                                                                                                                                                                                                                                                                                                                                              |                                   | 32 at ≤50 MS/s                      |                                                                                                              |
|                                 | Burst                                                                                                                                                                                                                                                                                                                                                                                                                                                        | 16                                | 512 at >50 MS/s                     |                                                                                                              |
|                                 |                                                                                                                                                                                                                                                                                                                                                                                                                                                              |                                   | 256 at ≤50 MS/s                     |                                                                                                              |

| Specification                                           | Value                                                      |                                   |                                       | Comments                                       |
|---------------------------------------------------------|------------------------------------------------------------|-----------------------------------|---------------------------------------|------------------------------------------------|
| Loop Count                                              | 1 to 16,777,215<br>Burst trigger: Unlimited                |                                   |                                       | —                                              |
| Quantum                                                 | Waveform size must be an integer multiple of four samples. |                                   |                                       | —                                              |
| Memory Limits                                           |                                                            |                                   |                                       |                                                |
|                                                         | 8 MB Standard                                              | 32 MB Option                      | 256 MB Option                         | All trigger modes except where noted.          |
| Arbitrary Waveform Mode, Maximum Waveform Memory        | 4,194,176 samples                                          | 16,777,088 samples                | 134,217,600 samples                   |                                                |
| Arbitrary Sequence Mode, Maximum Waveform Memory        | 4,194,120 samples                                          | 16,777,008 samples                | 134,217,520 samples                   | Condition: One or two segments in a sequence.  |
| Arbitrary Sequence Mode, Maximum Waveforms              | 65,000<br>Burst trigger: 8,000                             | 262,000<br>Burst trigger: 32,000  | 2,097,000<br>Burst trigger: 262,000   | Condition: One or two segments in a sequence.  |
| Arbitrary Sequence Mode, Maximum Segments in a Sequence | 104,000<br>Burst trigger: 65,000                           | 418,000<br>Burst trigger: 262,000 | 3,354,000<br>Burst trigger: 2,090,000 | Condition: Waveform memory is < 4,000 samples. |

# Calibration

| Specification        | Value                                                                                                                                                                                                                   | Comments                           |
|----------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------------------------------------|
| Self-Calibration     | An onboard, 24-bit ADC and precision voltage reference are used to calibrate the DC gain and offset. The self-calibration is initiated by the user through the software and takes approximately 75 seconds to complete. | —                                  |
| External Calibration | The External Calibration calibrates the VCXO, voltage reference, DC gain, and offset. Appropriate constants are stored in nonvolatile memory.                                                                           | Also known as factory calibration. |
| Calibration Interval | Specifications valid within two years of External Calibration.                                                                                                                                                          | —                                  |
| Warm-up Time         | 15 minutes                                                                                                                                                                                                              | —                                  |

# Power

| Specification | Typical Operation | Overload Operation | Comments                                                           |
|---------------|-------------------|--------------------|--------------------------------------------------------------------|
| +3.3 VDC      | 1.9 A             | 2.7 A              | Typical. Overload operation occurs when CH 0 is shorted to ground. |
| +5 VDC        | 2.0 A             | 2.2 A              |                                                                    |
| +12 VDC       | 0.46 A            | 0.5 A              |                                                                    |
| –12 VDC       | 0.01 A            | 0.01 A             |                                                                    |
| Total Power   | 21.9 W            | 26.0 W             |                                                                    |

# Software

---

| Specification                                  | Value                                                                                                                                                                                                                                                                                                                                                               | Comments |
|------------------------------------------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------|
| Driver Software                                | NI-FGEN is an IVI-compliant driver that allows you to configure, control, and calibrate the NI 5421. NI-FGEN provides application programming interfaces for many development environments.                                                                                                                                                                         | —        |
| Application Software                           | NI-FGEN provides programming interfaces for the following application development environments: <ul style="list-style-type: none"><li>• LabVIEW</li><li>• LabWindows™/CVI™</li><li>• Measurement Studio</li><li>• Microsoft Visual C++ .NET</li><li>• Microsoft Visual C/C++</li><li>• Microsoft Visual Basic</li></ul>                                             | —        |
| Interactive Control and Configuration Software | <p>The FGEN Soft Front Panel supports interactive control of the NI 5421. The FGEN Soft Front Panel is included on the NI-FGEN driver CDs.</p> <p>Measurement &amp; Automation Explorer (MAX) provides interactive configuration and test tools for the NI 5421. MAX is also included on the NI-FGEN CDs.</p> <p>You can use the NI 5421 with NI SignalExpress.</p> | —        |

# Environment

## NI PXI-5421 Environment



**Note** To ensure that the NI PXI-5421 cools effectively, follow the guidelines in the *Maintain Forced-Air Cooling Note to Users* included in the NI 5421 kit. The NI PXI-5421 is intended for indoor use only.

| Specifications              | Value                                                                                                                                                                          | Comments                                          |
|-----------------------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------------------------------------------------|
| Operating Temperature       | 0 to +55 °C in all NI PXI chassis except the following:<br>0 to +45 °C when installed in an NI PXI-101x or NI PXI-1000B chassis.<br><br>Meets IEC 60068-2-1 and IEC 60068-2-2. | —                                                 |
| Storage Temperature         | –25 to +85 °C. Meets IEC 60068-2-1 and IEC 60068-2-2.                                                                                                                          | —                                                 |
| Operating Relative Humidity | 10 to 90%, noncondensing. Meets IEC 60068-2-56.                                                                                                                                | —                                                 |
| Storage Relative Humidity   | 5 to 95%, noncondensing. Meets IEC 60068-2-56.                                                                                                                                 | —                                                 |
| Operating Shock             | 30 g, half-sine, 11 ms pulse. Meets IEC 60068-2-27. Test profile developed in accordance with MIL-PRF-28800F.                                                                  | Spectral and jitter specifications could degrade. |
| Storage Shock               | 50 g, half-sine, 11 ms pulse. Meets IEC 60068-2-27. Test profile developed in accordance with MIL-PRF-28800F.                                                                  | —                                                 |
| Operating Vibration         | 5 to 500 Hz, 0.31 g <sub>rms</sub> . Meets IEC 60068-2-64.                                                                                                                     | Spectral and jitter specifications could degrade. |
| Storage Vibration           | 5 to 500 Hz, 2.46 g <sub>rms</sub> . Meets IEC 60068-2-64. Test profile exceeds requirements of MIL-PRF-28800F, Class B.                                                       | —                                                 |
| Altitude                    | 2,000 m maximum (at 25 °C ambient temperature)                                                                                                                                 | —                                                 |
| Pollution Degree            | 2                                                                                                                                                                              | —                                                 |

## NI PCI-5421 Environment



**Note** To ensure that the NI PCI-5421 cools effectively, follow the guidelines in the *Maintain Forced-Air Cooling Note to Users* included in the NI 5421 kit. Also, to maximize airflow and extend the life of the device, leave any adjacent PCI slots empty. The NI PCI-5421 is intended for indoor use only.

| Specifications              | Value                                                                                                                       | Comments |
|-----------------------------|-----------------------------------------------------------------------------------------------------------------------------|----------|
| Operating Temperature       | 0 to +45 °C. Meets IEC 60068-2-1 and IEC-60068-2-2.                                                                         | —        |
| Storage Temperature         | –25 to +85 °C. Meets IEC 60068-2-1 and IEC-60068-2-2.                                                                       | —        |
| Operating Relative Humidity | 10 to 90%, noncondensing. Meets IEC 60068-2-56.                                                                             | —        |
| Storage Relative Humidity   | 5 to 95%, noncondensing. Meets IEC 60068-2-56.                                                                              | —        |
| Storage Shock               | 50 g, half-sine, 11 ms pulse. Meets IEC 60068-2-27. Test profile developed in accordance with MIL-PRF-28800F.               | —        |
| Storage Vibration           | 5 Hz to 500 Hz, 2.46 g <sub>rms</sub> . Meets IEC 60068-2-64. Test profile exceeds requirements of MIL-PRF-28800F, Class B. | —        |
| Altitude                    | 2,000 m maximum (at 25 °C ambient temperature)                                                                              | —        |
| Pollution Degree            | 2                                                                                                                           | —        |

# Compliance and Certifications

---

## Safety

The NI PXI/PCI-5421 is designed to meet the requirements of the following standards of safety for electrical equipment for measurement, control, and laboratory use:

- IEC 61010-1, EN 61010-1
- UL 61010-1, CSA 61010-1



**Note** For UL and other safety certifications, refer to the product label, or visit [ni.com/certification](http://ni.com/certification), search by model number or product line, and click the appropriate link in the Certification column.

## Electromagnetic Compatibility

The NI PXI/PCI-5421 is designed to meet the requirements of the following standards of EMC for electrical equipment for measurement, control, and laboratory use:

- EN 61326 EMC requirements; Minimum Immunity
- EN 55011 Emissions; Group 1, Class A
- CE, C-Tick, ICES, and FCC Part 15 Emissions; Class A



**Note** For EMC compliance, operate this device according to product documentation.

## CE Compliance

The NI PXI/PCI-5421 meets the essential requirements of applicable European Directives, as amended for CE marking, as follows:

- 2006/95/EC; Low-Voltage Directive (safety)
- 2004/108/EC; Electromagnetic Compatibility Directive (EMC)



**Note** Refer to the Declaration of Conformity (DoC) for this product for any additional regulatory compliance information. To obtain the DoC for this product, visit [ni.com/certification](http://ni.com/certification), search by model number or product line, and click the appropriate link in the Certification column.

# Environmental Management

National Instruments is committed to designing and manufacturing products in an environmentally responsible manner. NI recognizes that eliminating certain hazardous substances from our products is beneficial not only to the environment but also to NI customers.

For additional environmental information, refer to the *NI and the Environment* Web page at [ni.com/environment](http://ni.com/environment). This page contains the environmental regulations and directives with which NI complies, as well as other environmental information not included in this document.

## Waste Electrical and Electronic Equipment (WEEE)



**EU Customers** At the end of their life cycle, all products *must* be sent to a WEEE recycling center. For more information about WEEE recycling centers and National Instruments WEEE initiatives, visit [ni.com/environment/weee.htm](http://ni.com/environment/weee.htm).

## 电子信息产品污染控制管理办法（中国 RoHS）



**中国客户** National Instruments 符合中国电子信息产品中限制使用某些有害物质指令 (RoHS)。关于 National Instruments 中国 RoHS 合规性信息，请登录 [ni.com/environment/rohs\\_china](http://ni.com/environment/rohs_china)。(For information about China RoHS compliance, go to [ni.com/environment/rohs\\_china](http://ni.com/environment/rohs_china).)

# Physical

| Specification                 | Value                                                                                                                       |                                                | Comments |
|-------------------------------|-----------------------------------------------------------------------------------------------------------------------------|------------------------------------------------|----------|
| Dimensions                    | NI PXI-5421                                                                                                                 | NI PCI-5421                                    | —        |
|                               | 3U, One Slot,<br>PXI/cPCI module<br>21.6 × 2.0 × 13.0 cm<br>(8.5 × 0.8 × 5.1 in.)                                           | 34.1 × 2.0 × 10.7 cm<br>(13.4 × 0.8 × 4.2 in.) |          |
| Weight                        | 345 g (12.1 oz)                                                                                                             | 419 g (14.8 oz)                                | —        |
| <b>Front Panel Connectors</b> |                                                                                                                             |                                                |          |
| Label                         | Function(s)                                                                                                                 | Connector Type                                 | —        |
| CH 0                          | Analog Output                                                                                                               | SMB (jack)                                     |          |
| CLK IN                        | Sample clock input and PLL reference clock input.                                                                           | SMB (jack)                                     |          |
| PFI 0                         | Marker output, trigger input, sample clock output, exported trigger output, and PLL reference clock output.                 | SMB (jack)                                     |          |
| PFI 1                         | Marker output, trigger input, sample clock output, exported trigger output, and PLL reference clock output.                 | SMB (jack)                                     |          |
| DIGITAL DATA & CONTROL        | Digital data output, trigger input, exported trigger output, markers, external sample clock input, and sample clock output. | 68-pin VHDCI female receptacle                 |          |

| Specification                               | Value                                                                                                    | Comments                                                              |
|---------------------------------------------|----------------------------------------------------------------------------------------------------------|-----------------------------------------------------------------------|
| NI PXI-5421 Only—Front Panel LED Indicators |                                                                                                          |                                                                       |
| Label                                       | Function                                                                                                 | For more information, refer to the <i>NI Signal Generators Help</i> . |
| ACCESS                                      | The ACCESS LED indicates the status of the PCI bus and the interface from the NI 5421 to the controller. |                                                                       |
| ACTIVE                                      | The ACTIVE LED indicates the status of the onboard generation hardware of the NI 5421.                   |                                                                       |
| Included Cable                              |                                                                                                          |                                                                       |
|                                             | 1 (NI part number 763541-01), 50 Ω, BNC Male to SMB Plug, RG223/U, Double Shielded, 1 m cable.           | —                                                                     |



**Note** NI PXI-5421 modules of revision D or later are equipped with a modified PXI Express-compatible backplane connector. This modified connector allows the NI PXI-5421 to be supported by hybrid slots in a PXI Express chassis. To determine the revision of an NI PXI-5421 module, read the label on the underside of the NI PXI-5421. The label will list an assembly number in the format 189898x-01, where *x* is the revision.

# Where to Go for Support

---

The National Instruments Web site is your complete resource for technical support. At [ni.com/support](http://ni.com/support) you have access to everything from troubleshooting and application development self-help resources to email and phone assistance from NI Application Engineers.

A Declaration of Conformity (DoC) is our claim of compliance with the Council of the European Communities using the manufacturer's declaration of conformity. This system affords the user protection for electromagnetic compatibility (EMC) and product safety. You can obtain the DoC for your product by visiting [ni.com/certification](http://ni.com/certification). If your product supports calibration, you can obtain the calibration certificate for your product at [ni.com/calibration](http://ni.com/calibration).

National Instruments corporate headquarters is located at 11500 North Mopac Expressway, Austin, Texas, 78759-3504. National Instruments also has offices located around the world to help address your support needs. For telephone support in the United States, create your service request at [ni.com/support](http://ni.com/support) and follow the calling instructions or dial 512 795 8248. For telephone support outside the United States, contact your local branch office:

Australia 1800 300 800, Austria 43 662 457990-0,  
Belgium 32 (0) 2 757 0020, Brazil 55 11 3262 3599,  
Canada 800 433 3488, China 86 21 5050 9800,  
Czech Republic 420 224 235 774, Denmark 45 45 76 26 00,  
Finland 358 (0) 9 725 72511, France 01 57 66 24 24,  
Germany 49 89 7413130, India 91 80 41190000, Israel 972 3 6393737,  
Italy 39 02 41309277, Japan 0120-527196, Korea 82 02 3451 3400,  
Lebanon 961 (0) 1 33 28 28, Malaysia 1800 887710,  
Mexico 01 800 010 0793, Netherlands 31 (0) 348 433 466,  
New Zealand 0800 553 322, Norway 47 (0) 66 90 76 60,  
Poland 48 22 3390150, Portugal 351 210 311 210, Russia 7 495 783 6851,  
Singapore 1800 226 5886, Slovenia 386 3 425 42 00,  
South Africa 27 0 11 805 8197, Spain 34 91 640 0085,  
Sweden 46 (0) 8 587 895 00, Switzerland 41 56 2005151,  
Taiwan 886 02 2377 2222, Thailand 662 278 6777,  
Turkey 90 212 279 3031, United Kingdom 44 (0) 1635 523545

National Instruments, NI, ni.com, and LabVIEW are trademarks of National Instruments Corporation. Refer to the *Terms of Use* section on [ni.com/legal](http://ni.com/legal) for more information about National Instruments trademarks. Other product and company names mentioned herein are trademarks or trade names of their respective companies. For patents covering National Instruments products, refer to the appropriate location: **Help»Patents** in your software, the `patents.txt` file on your media, or [ni.com/patents](http://ni.com/patents).

# NI PXI/PCI-5421 仕様

## 16 ビット 100 MS/s 任意波形発生器

このドキュメントには、NI PXI-5421 任意波形発生器の仕様が記載されています。特に注記のない限り、各仕様において以下の条件が適用されます。

- アナログフィルタ有効化。
- 補間値は使用中のサンプルレートの最大許容値に設定。
- 50  $\Omega$  で信号を終端。
- ダイレクトパスを  $1 V_{pk-pk}$  に設定、低ゲインアンプパスを  $2 V_{pk-pk}$  に設定、高ゲインアンプパスを  $12 V_{pk-pk}$  に設定。
- サンプルクロックは 100 MS/s に設定。

標準値は、室温で動作する平均単位です。仕様は事前の通知なしに変更されることがあります。最新の NI PXI/PCI-5421 の仕様については、[ni.com/manuals](http://ni.com/manuals) を参照してください。

NI 5421 信号の機能の説明を含む『NI 信号発生器スタートアップガイド』などの、NI 5421 のドキュメントにアクセスするには、**スタート→すべてのプログラム→National Instruments→NI-FGEN→ドキュメント**を選択します。



### 熱面

NI 5421 が使用されている場合、安全な取扱温度を超え、火傷が起こる場合があります。シャーシから取り外す前に、NI 5421 を冷却してください。

## 目次

|                                    |    |
|------------------------------------|----|
| CH 0 .....                         | 2  |
| サンプルクロック .....                     | 13 |
| オンボードクロック .....                    | 16 |
| 位相ロックループ (PLL) 基準クロック .....        | 17 |
| CLK IN.....                        | 17 |
| PFI 0 および PFI 1 .....              | 18 |
| DIGITAL DATA & CONTROL (DDC) ..... | 19 |
| 開始トリガ .....                        | 21 |
| マーカ .....                          | 22 |
| 任意波形生成モード .....                    | 23 |

|                      |    |
|----------------------|----|
| キャリブレーション .....      | 25 |
| 電源.....              | 25 |
| ソフトウェア .....         | 26 |
| 環境.....              | 27 |
| NI PXI-5421 の環境..... | 27 |
| NI PCI-5421 の環境..... | 28 |
| 認可および準拠.....         | 28 |
| 安全性 .....            | 28 |
| 電磁両立性.....           | 29 |
| CE 準拠.....           | 29 |
| 環境管理.....            | 29 |
| 物理特性.....            | 30 |
| サポート情報.....          | 31 |

## CH 0

### (チャンネル 0 アナログ出力、フロントパネルコネクタ)

| 仕様            | 値                                                                                                                                                                                                                                                                                                                                                                                              | コメント |
|---------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------|
| チャンネル数        | 1                                                                                                                                                                                                                                                                                                                                                                                              | —    |
| コネクタ          | SMB (ジャック)                                                                                                                                                                                                                                                                                                                                                                                     | —    |
| <b>出力電圧特性</b> |                                                                                                                                                                                                                                                                                                                                                                                                |      |
| 出力パス          | <ol style="list-style-type: none"> <li>ソフトウェアで選択可能なメイン出力パス設定は、<math>12.00\text{ V}_{\text{pk-pk}} \sim 5.64\text{ mV}_{\text{pk-pk}}</math> (50 <math>\Omega</math> 負荷) のフルスケール電圧を提供します。NI-FGEN は、メイン出力パスが選択されると、ゲイン属性によって低ゲインアンプまたは高ゲインアンプを使用します。</li> <li>ソフトウェアで選択可能なダイレクトパスは中間周波数 (IF) アプリケーションに対して最適化され、<math>1,000 \sim 0.707\text{ V}_{\text{pk-pk}}</math> のフルスケール電圧を提供します。</li> </ol> | —    |
| DAC 分解能       | 16 ビット                                                                                                                                                                                                                                                                                                                                                                                         | —    |

| 仕様       | 値                                          |              |                     |      | コメント                                                                                                           |
|----------|--------------------------------------------|--------------|---------------------|------|----------------------------------------------------------------------------------------------------------------|
| 振幅とオフセット |                                            |              |                     |      |                                                                                                                |
| 振幅範囲     | パス                                         | 負荷           | 振幅 ( $V_{pk-pk}$ )  |      | 振幅値は、DAC のフルスケールが利用されていると仮定。最小値よりも小さい振幅を希望する場合は、DAC のフルスケールよりも小さい波形が使用できます。<br><br>NI-FGEN は、ユーザ指定の抵抗負荷を補正します。 |
|          |                                            |              | 最小値                 | 最大値  |                                                                                                                |
|          | ダイレクトパス                                    | 50 $\Omega$  | 0.707               | 1.00 |                                                                                                                |
|          |                                            | 1 k $\Omega$ | 1.35                | 1.91 |                                                                                                                |
|          |                                            | 開回路          | 1.41                | 2.00 |                                                                                                                |
|          | 低ゲインアンプ                                    | 50 $\Omega$  | 0.00564             | 2.00 |                                                                                                                |
|          |                                            | 1 k $\Omega$ | 0.0107              | 3.81 |                                                                                                                |
|          |                                            | 開回路          | 0.0113              | 4.00 |                                                                                                                |
|          | 高ゲインアンプ                                    | 50 $\Omega$  | 0.0338              | 12.0 |                                                                                                                |
|          |                                            | 1 k $\Omega$ | 0.0644              | 22.9 |                                                                                                                |
|          |                                            | 開回路          | 0.0676              | 24.0 |                                                                                                                |
| 振幅分解能    | 振幅範囲の 0.06 (0.004 dB) 未満                   |              |                     |      | —                                                                                                              |
| オフセット範囲  | 振幅範囲の $\pm 25\%$ のスパン。増分は振幅範囲の 0.0014% 未満。 |              |                     |      | ダイレクトパスでは利用不可。                                                                                                 |
| 最大出力電圧   |                                            |              |                     |      |                                                                                                                |
| 最大出力電圧   | パス                                         | 負荷           | 最大出力電圧 ( $V_{pk}$ ) |      | NI 5421 の最大出力電圧は、振幅範囲およびオフセット範囲により決定されます。                                                                      |
|          |                                            |              |                     |      |                                                                                                                |
|          | ダイレクトパス                                    | 50 $\Omega$  | $\pm 0.500$         |      |                                                                                                                |
|          |                                            | 1 k $\Omega$ | $\pm 0.953$         |      |                                                                                                                |
|          |                                            | 開回路          | $\pm 1.000$         |      |                                                                                                                |
|          | 低ゲインアンプ                                    | 50 $\Omega$  | $\pm 1.000$         |      |                                                                                                                |
|          |                                            | 1 k $\Omega$ | $\pm 1.905$         |      |                                                                                                                |
|          |                                            | 開回路          | $\pm 2.000$         |      |                                                                                                                |
|          | 高ゲインアンプ                                    | 50 $\Omega$  | $\pm 6.000$         |      |                                                                                                                |
|          |                                            | 1 k $\Omega$ | $\pm 11.43$         |      |                                                                                                                |
| 開回路      |                                            | $\pm 12.00$  |                     |      |                                                                                                                |

| 仕様          | 値                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                    | コメント                                                                          |
|-------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------------------------|
| <b>確度</b>   |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                      |                                                                               |
| DC 確度       | <p><b>低ゲインまたは高ゲインアンプパスの場合：</b><br/> <math>\pm</math> 振幅範囲の 0.2% <math>\pm</math> オフセットの 0.05% <math>\pm</math> 500 <math>\mu</math>V (セルフキャリブレーション温度の <math>\pm 10</math> <math>^{\circ}</math>C 以内)<br/> <math>\pm</math> 振幅範囲の 0.4% <math>\pm</math> オフセットの 0.05% <math>\pm</math> 1 mV (0 <math>\sim</math> 55 <math>^{\circ}</math>C)<br/> <b>ダイレクトパスの場合：</b><br/> ゲイン確度：<math>\pm</math> 振幅範囲の 0.2% (セルフキャリブレーション温度の <math>\pm 10</math> <math>^{\circ}</math>C 以内)<br/> ゲイン確度：<math>\pm</math> 振幅範囲の 0.4% (0 <math>\sim</math> 55 <math>^{\circ}</math>C)<br/> DC オフセット誤差：<math>\pm 30</math> mV (0 <math>\sim</math> 55 <math>^{\circ}</math>C)<br/> <b>メモ：</b>DC 確度については、「振幅範囲」はゲイン設定の 2 倍と定義されます。たとえば、ゲインが 8 の DC 信号の場合は、振幅範囲は 16 V となります。この信号のオフセットが 1.5 V である場合、DC 確度は以下の式で求めることができます。<br/> <math display="block">\pm 0.2\% \times (16 \text{ V}) \pm 0.05\% \times (1.5 \text{ V}) \pm 500 \mu\text{V} = \pm 33.25 \text{ mV}</math></p> | すべてのパスは振幅およびゲイン誤差に校正されます。また、低ゲインおよび高ゲインアンプパスもオフセット誤差に校正されます。仕様は高インピーダンスのみに有効。 |
| AC 振幅確度     | $\pm$ 振幅の 1.0% $\pm$ 1 mV                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                            | 50 kHz 正弦波。                                                                   |
| <b>出力特性</b> |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                      |                                                                               |
| 出力インピーダンス   | 50 $\Omega$ 公称または 75 $\Omega$ 公称 (ソフトウェアで選択可能)                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                       | —                                                                             |
| 負荷インピーダンス補正 | 出力振幅は、ユーザ指定の負荷インピーダンスに対して補正されています。                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                   | —                                                                             |
| 出力カプリング     | DC                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                   | —                                                                             |
| 出力有効化       | ソフトウェアで選択可能。無効な場合、CH 0 出力は、選択された出力インピーダンスに等しい値を持つ 1 W 抵抗で終端されます。                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                     | —                                                                             |
| 最大出力過負荷     | CH 0 出力は、破損せずに 50 $\Omega$ 、 $\pm 12$ V (ダイレクトパスの場合は $\pm 8$ V) ソースに接続可能。CH 0 出力が無限に短絡接地されている場合は破損しません。                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                              | —                                                                             |
| 波形加算        | CH 0 出力は、類似するパス間での波形加算をサポートしています。特に複数の NI 5421 信号発生器の出力端子をまとめて接続できます。                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                | —                                                                             |

| 仕様              | 値                                                    |                                   |                                   | コメント                                                                                                                    |
|-----------------|------------------------------------------------------|-----------------------------------|-----------------------------------|-------------------------------------------------------------------------------------------------------------------------|
| 周波数および過渡応答      |                                                      |                                   |                                   |                                                                                                                         |
| 帯域幅             | 43 MHz                                               |                                   |                                   | -3 dB で測定。                                                                                                              |
| デジタル補間フィルタ      | ソフトウェアで選択可能な有限インパルス応答（FIR）フィルタ。使用可能な補間係数は、2、4、または 8。 |                                   |                                   | 10 MS/s 未満のサンプルクロックレートでは、デジタルフィルタは無効です。<br><br>補間によるサンプルレートへの影響に関する詳細については、「 <a href="#">実効サンプルレート</a> 」セクションを参照してください。 |
| アナログフィルタ        | ソフトウェアで選択可能な 7 次楕円フィルタ。                              |                                   |                                   | 低ゲインおよび高ゲインアンプパスで利用可能。                                                                                                  |
| パスバンドフラットネス     | パス                                                   |                                   |                                   | 50 kHz を基準とします。                                                                                                         |
|                 | ダイレクトパス                                              | 低ゲインアンプ                           | 高ゲインアンプ                           |                                                                                                                         |
|                 | -0.4 ~ +0.6 dB<br>100 Hz ~ 40 MHz                    | -1.0 ~ +0.5 dB<br>100 Hz ~ 20 MHz | -1.2 ~ +0.5 dB<br>100 Hz ~ 20 MHz |                                                                                                                         |
| パルス応答           | パス                                                   |                                   |                                   | アナログフィルタおよびデジタル補間フィルタ無効化。                                                                                               |
|                 | ダイレクトパス                                              | 低ゲインアンプ                           | 高ゲインアンプ                           |                                                                                                                         |
| 立ち上がり / 立ち下がり時間 | <5 ns                                                | <8 ns                             | <10 ns                            |                                                                                                                         |
| 収差              | <10%                                                 | <5%                               | <5%                               |                                                                                                                         |

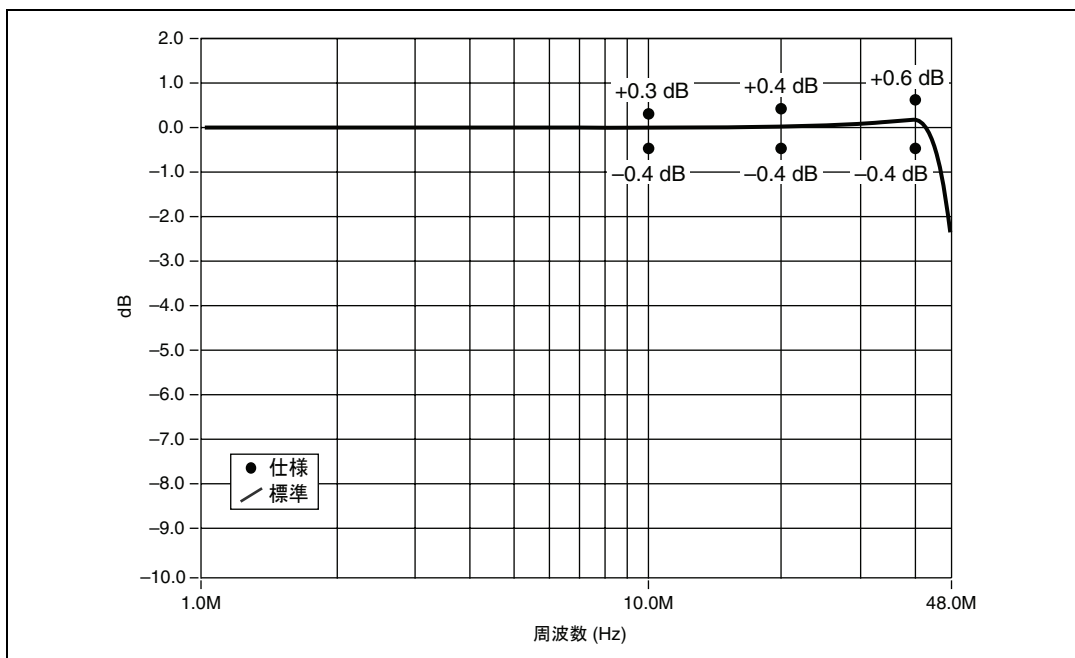


図 1 平均化されたパスバンドフラットネス、ダイレクトパス

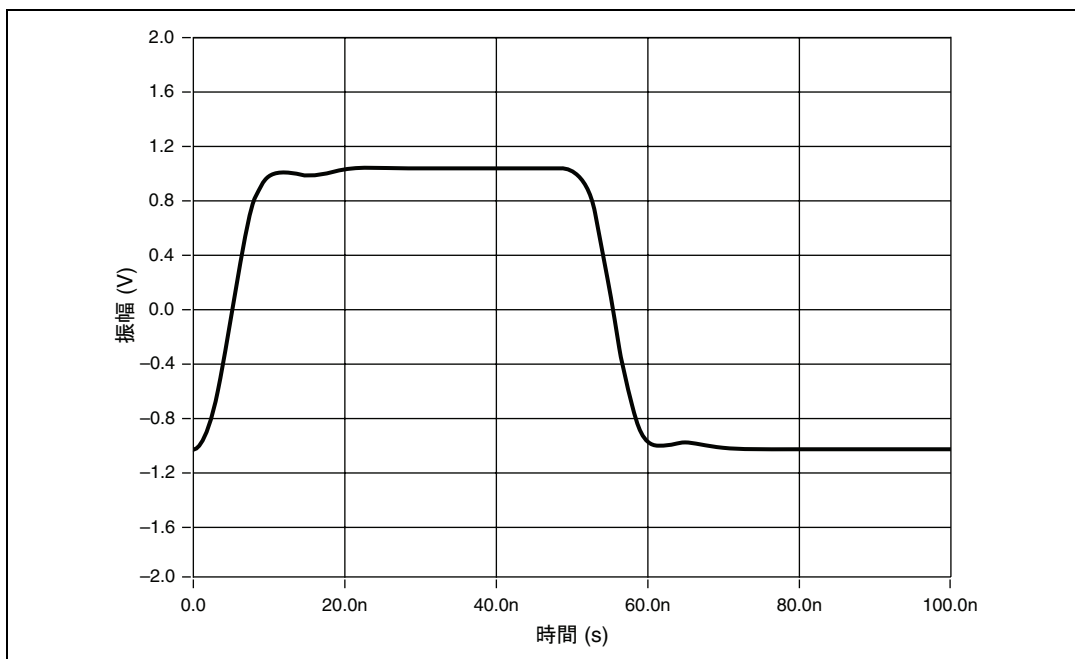


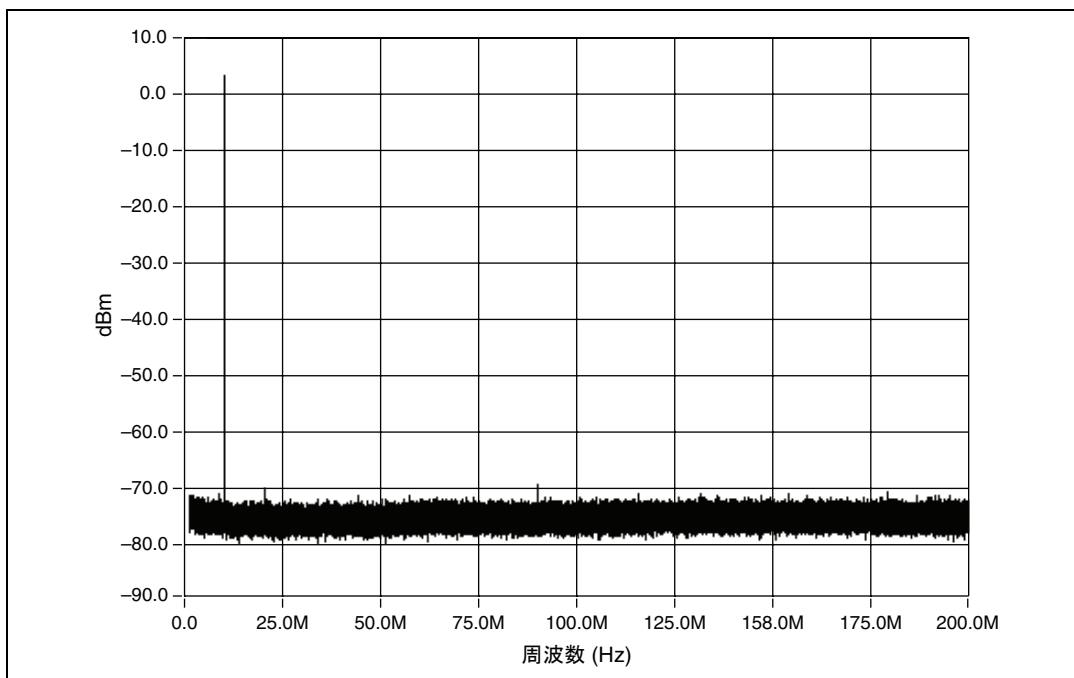
図 2 パルス応答、低ゲインアンプパス (50 Ω 負荷)

| 仕様                                              | 値         |         |          | コメント                                                                                                                                |
|-------------------------------------------------|-----------|---------|----------|-------------------------------------------------------------------------------------------------------------------------------------|
| 一般的な関数における推奨する最大周波数                             |           |         |          |                                                                                                                                     |
| 機能                                              | パス        |         |          | 方形波、ラン<br>プ波、三角波<br>ではアナログ<br>フィルタおよ<br>びデジタル補<br>間フィルタを<br>無効化。<br><br>最小周波数は<br><1 mHz。この<br>値はメモリサ<br>イズおよびデ<br>バイス構成に<br>依存します。 |
|                                                 | ダイレクトパス   | 低ゲインアンプ | 高ゲインアンプ  |                                                                                                                                     |
| 正弦波                                             | 43 MHz    | 43 MHz  | 43 MHz   |                                                                                                                                     |
| 方形波                                             | 推奨されていません | 25 MHz  | 12.5 MHz |                                                                                                                                     |
| ランプ波                                            | 推奨されていません | 5 MHz   | 5 MHz    |                                                                                                                                     |
| 三角波                                             | 推奨されていません | 5 MHz   | 5 MHz    |                                                                                                                                     |
| スペクトル特性                                         |           |         |          |                                                                                                                                     |
| SINAD<br>(Signal to<br>Noise and<br>Distortion) | パス        |         |          | 振幅 -1 デンベ<br>ルフルスケ<br>ール (dBFS)。<br>DC ~ 50 MHz<br>まで測定。低振<br>幅の SINAD は、<br>-148 dBm/Hz<br>ノイズフロア<br>によって制限<br>されます。すべ<br>ての値は標準。  |
|                                                 | ダイレクトパス   | 低ゲインアンプ | 高ゲインアンプ  |                                                                                                                                     |
| 1 MHz                                           | 64 dB     | 66 dB   | 63 dB    |                                                                                                                                     |
| 10 MHz                                          | 61 dB     | 60 dB   | 47 dB    |                                                                                                                                     |
| 20 MHz                                          | 57 dB     | 56 dB   | 42 dB    |                                                                                                                                     |
| 30 MHz                                          | 60 dB     | 62 dB   | 62 dB    |                                                                                                                                     |
| 40 MHz                                          | 60 dB     | 62 dB   | 62 dB    |                                                                                                                                     |
| 43 MHz                                          | 58 dB     | 60 dB   | 55 dB    |                                                                                                                                     |

| 仕様                                                | 値       |         |         | コメント                                                                                                                  |       |
|---------------------------------------------------|---------|---------|---------|-----------------------------------------------------------------------------------------------------------------------|-------|
| スペクトル特性（続き）                                       |         |         |         |                                                                                                                       |       |
| 高調波を含むスプリアスフリーダイナミックレンジ (SFDR) <sup>1</sup>       | パス      |         |         | 振幅 -1 dBFS。DC ~ 50 MHz まで測定。高調波歪みとも呼ばれます。低振幅の高調波を含む SFDR は、-148 dBm/Hz ノイズフロアによって制限されます。すべての値は標準で、アイリラスされた高調波が含まれません。 |       |
|                                                   | ダイレクトパス | 低ゲインアンプ | 高ゲインアンプ |                                                                                                                       |       |
|                                                   | 1 MHz   | 76 dB   | 71 dB   |                                                                                                                       | 58 dB |
|                                                   | 10 MHz  | 68 dB   | 64 dB   |                                                                                                                       | 47 dB |
|                                                   | 20 MHz  | 60 dB   | 57 dB   |                                                                                                                       | 42 dB |
|                                                   | 30 MHz  | 73 dB   | 73 dB   |                                                                                                                       | 74 dB |
|                                                   | 40 MHz  | 76 dB   | 73 dB   |                                                                                                                       | 74 dB |
|                                                   | 43 MHz  | 78 dB   | 75 dB   |                                                                                                                       | 59 dB |
| 高調波なし SFDR                                        | パス      |         |         | 振幅 -1 dBFS。DC ~ 50 MHz まで測定。低振幅、高調波なしの SFDR は、-148 dBm/Hz ノイズフロアによって制限されます。すべての値は標準で、アイリラスされた高調波が含まれません。              |       |
|                                                   | ダイレクトパス | 低ゲインアンプ | 高ゲインアンプ |                                                                                                                       |       |
|                                                   | 1 MHz   | 87dB    | 90 dB   |                                                                                                                       | 90 dB |
|                                                   | 10 MHz  | 86 dB   | 88 dB   |                                                                                                                       | 90 dB |
|                                                   | 20 MHz  | 79 dB   | 88 dB   |                                                                                                                       | 88 dB |
|                                                   | 30 MHz  | 72 dB   | 72 dB   |                                                                                                                       | 73 dB |
|                                                   | 40 MHz  | 75 dB   | 72 dB   |                                                                                                                       | 73 dB |
|                                                   | 43 MHz  | 77 dB   | 74 dB   |                                                                                                                       | 59 dB |
| <sup>1</sup> ダイナミックレンジは搬送波レベルと最大スプリアスの差として定義されます。 |         |         |         |                                                                                                                       |       |

| 仕様                      | 値       |             |             | コメント                                |             |
|-------------------------|---------|-------------|-------------|-------------------------------------|-------------|
| スペクトル特性（続き）             |         |             |             |                                     |             |
| 0 ～ 40 ℃<br>全高調波歪み（THD） | パス      |             |             | 振幅 -1 dBFS。<br>第 2 高調波から第 6 高調波を含む。 |             |
|                         | ダイレクトパス | 低ゲインアンプ     | 高ゲインアンプ     |                                     |             |
|                         | 20 kHz  | -77 dBc（標準） | -77 dBc（標準） |                                     | -77 dBc（標準） |
|                         | 1 MHz   | -75 dBc（標準） | -70 dBc（標準） |                                     | -62 dBc（標準） |
|                         | 5 MHz   | -68 dBc     | -68 dBc     |                                     | -55 dBc     |
|                         | 10 MHz  | -65 dBc     | -61 dBc     |                                     | -46 dBc     |
|                         | 20 MHz  | -55 dBc     | -53 dBc     |                                     | —           |
|                         | 30 MHz  | -50 dBc     | -48 dBc     |                                     | —           |
|                         | 40 MHz  | -47 dBc     | -46 dBc     |                                     | —           |
|                         | 43 MHz  | -46 dBc     | -45 dBc     |                                     | —           |
| 0 ～ 55 ℃<br>THD         | パス      |             |             | 振幅 -1 dBFS。<br>第 2 高調波から第 6 高調波を含む。 |             |
|                         | ダイレクトパス | 低ゲインアンプ     | 高ゲインアンプ     |                                     |             |
|                         | 20 kHz  | -76 dBc（標準） | -76 dBc（標準） |                                     | -76 dBc（標準） |
|                         | 1 MHz   | -74 dBc（標準） | -69 dBc（標準） |                                     | -61 dBc（標準） |
|                         | 5 MHz   | -67 dBc     | -67 dBc     |                                     | -54 dBc     |
|                         | 10 MHz  | -63 dBc     | -60 dBc     |                                     | -45 dBc     |
|                         | 20 MHz  | -54 dBc     | -52 dBc     |                                     | —           |
|                         | 30 MHz  | -48 dBc     | -46 dBc     |                                     | —           |
|                         | 40 MHz  | -45 dBc     | -41 dBc     |                                     | —           |
|                         | 43 MHz  | -44 dBc     | -41 dBc     |                                     | —           |

| 仕様                | 値       |                    |         |                        |         |         | コメント                                       |
|-------------------|---------|--------------------|---------|------------------------|---------|---------|--------------------------------------------|
| スペクトル特性（続き）       |         |                    |         |                        |         |         |                                            |
| 平均ノイズ密度           | パス      | 振幅範囲               |         | 平均ノイズ密度                |         |         | 低振幅の平均ノイズ密度は、-148 dBm/Hz ノイズフロアによって制限されます。 |
|                   |         | V <sub>pk-pk</sub> | dBm     | $\frac{nV}{\sqrt{Hz}}$ | dBm/Hz  | dBFS/Hz |                                            |
|                   | ダイレクトパス | 1                  | 4.0     | 18                     | -142    | -146.0  |                                            |
|                   | 低ゲイン    | 0.06               | -20.4   | 9                      | -148    | -127.6  |                                            |
|                   | 低ゲイン    | 0.1                | -16.0   | 9                      | -148    | -132.0  |                                            |
|                   | 低ゲイン    | 0.4                | -4.0    | 13                     | -145    | -141.0  |                                            |
|                   | 低ゲイン    | 1                  | 4.0     | 18                     | -142    | -146.0  |                                            |
|                   | 低ゲイン    | 2                  | 10.0    | 35                     | -136    | -146.0  |                                            |
|                   | 高ゲイン    | 4                  | 16.0    | 71                     | -130    | -146.0  |                                            |
|                   | 高ゲイン    | 12                 | 25.6    | 213                    | -120    | -145.6  |                                            |
| 相互変調歪み（IMD）       | パス      |                    |         |                        |         |         | 各トーンは、-7 dBFS。すべての値は標準。                    |
|                   | ダイレクトパス |                    | 低ゲインアンプ |                        | 高ゲインアンプ |         |                                            |
| 10.2 MHz/11.2 MHz | -81 dBc |                    | -80 dBc |                        | -62 dBc |         |                                            |
| 10.6 MHz/10.8 MHz | -81 dBc |                    | -79 dBc |                        | -61 dBc |         |                                            |
| 19.5 MHz/20.5 MHz | -78 dBc |                    | -66 dBc |                        | -54 dBc |         |                                            |
| 19.9 MHz/20.1 MHz | -78 dBc |                    | -65 dBc |                        | -50 dBc |         |                                            |
| 34.0 MHz/35.0 MHz | -75 dBc |                    | -58 dBc |                        | -51 dBc |         |                                            |
| 34.8 MHz/35.0 MHz | -75 dBc |                    | -58 dBc |                        | -51 dBc |         |                                            |
| 42.0 MHz/43.0 MHz | -75 dBc |                    | -55 dBc |                        | -51 dBc |         |                                            |
| 42.8 MHz/43.0 MHz | -75 dBc |                    | -55 dBc |                        | -50 dBc |         |                                            |



**図 3** 10 MHz シングルトーンスペクトル、ダイレクトパス、100 MS/s、  
4 に設定された補間係数



**メモ**

図 3 のノイズフロアは、測定デバイスによって制限されます。この制限に関する詳細については、「[平均ノイズ密度](#)」仕様を参照してください。

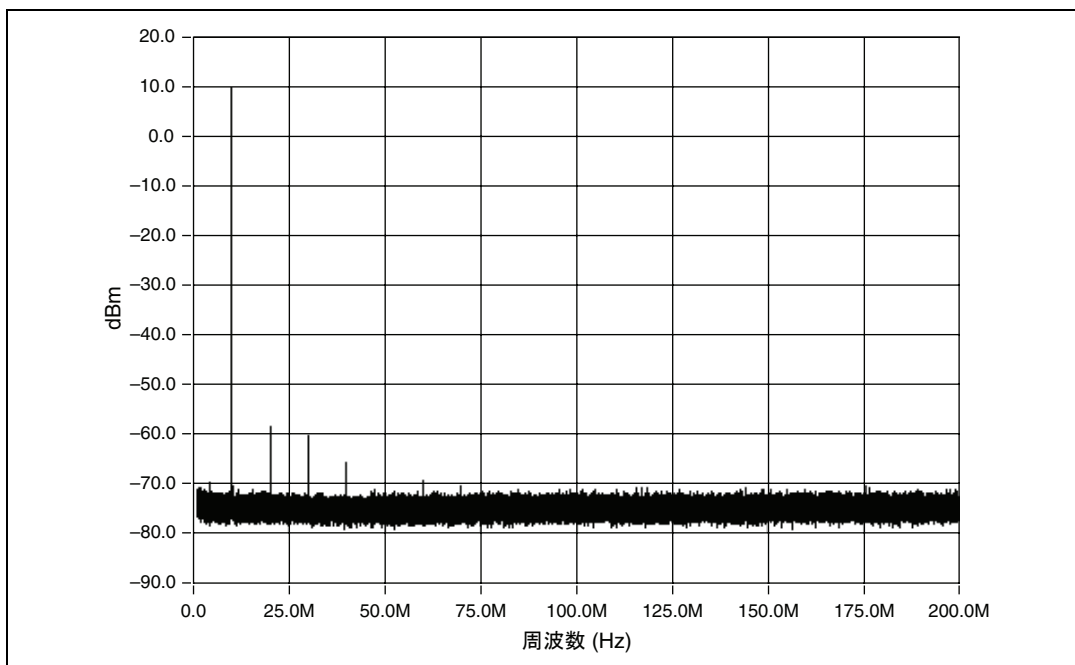


図 4 10 MHz シングルトーンスペクトル、低ゲインアンプパス、100 MS/s、  
4 に設定された補間係数



#### メモ

図 4 のノイズフロアは、測定デバイスによって制限されます。この制限に関する詳細については、「[平均ノイズ密度](#)」仕様を参照してください。

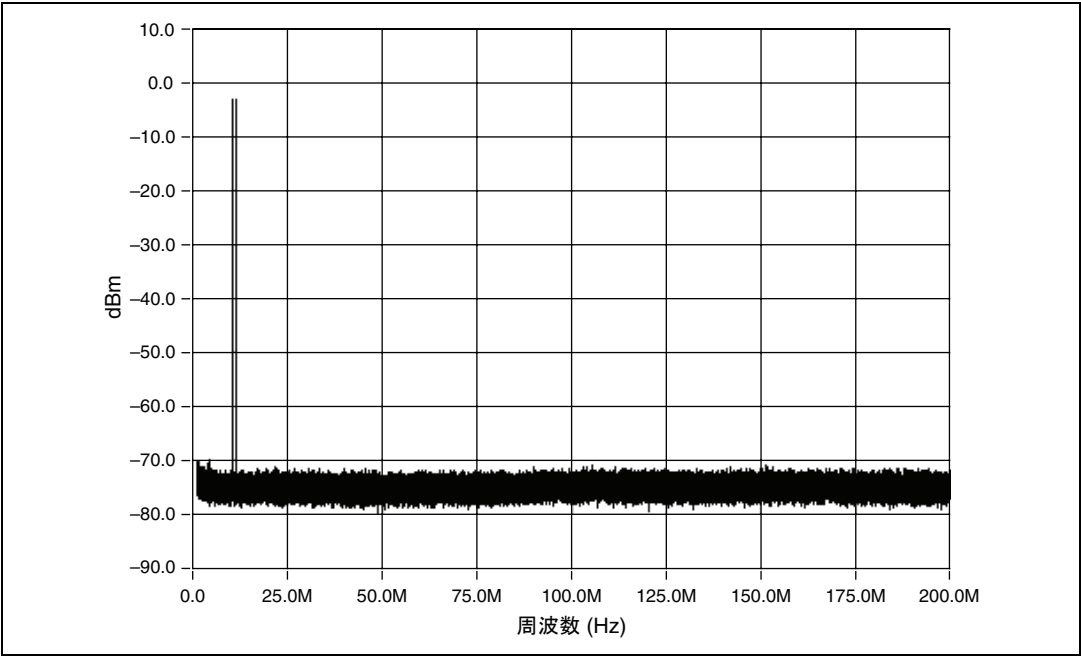


図 5 ダイレクトパス、2 トーンスペクトル（通常）

 **メモ** 図 5 のノイズフロアは、測定デバイスによって制限されます。「[平均ノイズ密度](#)」仕様を参照してください。

# サンプルクロック

| 仕様              | 値                                                                                                                                                                                                                                                                                                                                                                                                 | コメント                                                            |
|-----------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------------------------------------------------|
| サンプルクロック<br>ソース | <div>1. 内部、<math>N</math> で除算 (<math>N \geq 1</math>)</div> <div>2. 内部、DDS ベース、高分解能</div> <div>3. 外部、CLK IN (SMB フロントパネルコネクタ)</div> <div>4. 外部、DDC CLK IN (DIGITAL DATA &amp; CONTROL フロントパネルコネクタ)</div> <div>5. <b>NI PXI-5421</b>: 外部、PXI スタートトリガ (バックプレーンコネクタ)</div> <div>6. <b>NI PXI-5421</b>: 外部、PXI_Trig&lt;0..7&gt; (バックプレーンコネクタ)</div> <div><b>NI PCI-5421</b> 外部、RTSI&lt;0..7&gt;</div> | 内部クロックソースの詳細については、「 <a href="#">オンボードクロック</a> 」のセクションを参照してください。 |

| 仕様                            | 値                    |                                                                          | コメント              |                                                   |
|-------------------------------|----------------------|--------------------------------------------------------------------------|-------------------|---------------------------------------------------|
| サンプルレートの範囲と分解能                |                      |                                                                          |                   |                                                   |
| サンプルクロック<br>ソース               | サンプルレート範囲            | サンプルレート分解能                                                               | —                 |                                                   |
| $N$ で除算                       | 23.84 S/s ~ 100 MS/s | (100 MS/s) / $N$<br>( $1 \leq N \leq 4,194,304$ ) に<br>設定可能              |                   |                                                   |
| 高分解能                          | 10 S/s ~ 100 MS/s    | 1.06 $\mu$ Hz                                                            |                   |                                                   |
| CLK IN                        | 200 kS/s ~ 105 MS/s  | 外部クロックソースによ<br>り決定される分解能。<br>外部サンプルクロックの<br>デューティーサイクルの<br>許容値 40 ~ 60%。 |                   |                                                   |
| DDC CLK IN                    | 10 S/s ~ 105 MS/s    |                                                                          |                   |                                                   |
| NI PXI-5421<br>PXI スタートリガ     | 10 S/s ~ 105 MS/s    |                                                                          |                   |                                                   |
| NI PXI-5421<br>PXI_Trig<0..7> | 10 S/s ~ 20 MS/s     |                                                                          |                   |                                                   |
| NI PCI-5421<br>RTSI<0..7>     | 10 S/s ~ 20 MS/s     |                                                                          |                   |                                                   |
| 実効サンプルレート                     |                      |                                                                          |                   |                                                   |
|                               | サンプルレート<br>(MS/s)    | 補間係数                                                                     | 実効サンプルレート         | 実効サンプル<br>レート = (補間<br>係数) $\times$ (サン<br>プルレート) |
|                               | 10 S/s ~ 105 MS/s    | 1 (OFF)                                                                  | 10 S/s ~ 105 MS/s |                                                   |
|                               | 12.5 ~ 105 MS/s      | 2                                                                        | 25 ~ 210 MS/s     |                                                   |
|                               | 10 ~ 100 MS/s        | 4                                                                        | 40 ~ 400 MS/s     |                                                   |
|                               | 10 ~ 50 MS/s         | 8                                                                        | 80 ~ 400 MS/s     |                                                   |
| サンプルレートの遅延範囲と分解能              |                      |                                                                          |                   |                                                   |
| サンプルクロック<br>ソース               | 遅延の調整範囲              | 遅延の調整分解能                                                                 | —                 |                                                   |
| $N$ で除算                       | $\pm 1$ サンプルクロック周期   | <10 ps                                                                   |                   |                                                   |
| 高分解能                          | $\pm 1$ サンプルクロック周期   | サンプルクロック周期 /<br>16,384                                                   |                   |                                                   |
| 外部 (すべて)                      | 0 ns ~ 7.6 ns        | <15 ps                                                                   |                   |                                                   |

| 仕様                                                                                                                     | 値                               |       |        | コメント                          |             |
|------------------------------------------------------------------------------------------------------------------------|---------------------------------|-------|--------|-------------------------------|-------------|
| システム位相ノイズおよびジッタ（10 MHz 搬送波）                                                                                            |                                 |       |        |                               |             |
| サンプルクロック<br>ソース                                                                                                        | システム位相ノイズ密度<br>（dBc/Hz）オフセット    |       |        | 2× DAC オー<br>バーサンプリン<br>グに指定。 |             |
|                                                                                                                        | 100 Hz                          | 1 kHz | 10 kHz |                               |             |
| NI PXI-5421<br><i>N</i> で除算                                                                                            | -107                            | -121  | -137   |                               | <1.2 ps rms |
| NI PCI-5421<br><i>N</i> で除算                                                                                            | -110                            | -127  | -137   |                               | <2.0 ps rms |
| 高分解能 <sup>1</sup>                                                                                                      | -109                            | -121  | -123   |                               | <4.2 ps rms |
| NI PXI-5421<br>CLK IN                                                                                                  | -111                            | -122  | -135   |                               | <1.2 ps rms |
| NI PCI-5421<br>CLK IN                                                                                                  | -113                            | -125  | -135   |                               | <2.0 ps rms |
| NI PXI-5421<br>PXI スタートリガ <sup>2</sup>                                                                                 | -115                            | -118  | -130   |                               | <3.0 ps rms |
| <sup>1</sup> サンプルレートが低くなると、高分解能仕様が向上。<br><sup>2</sup> NI PXI-5421 PXI スタートリガ仕様は、サンプルクロックソースが PXI_CLK10 にロックされている場合に有効。 |                                 |       |        |                               |             |
| 外部サンプルク<br>ロック入力のジッ<br>タ許容値                                                                                            | サイクル間ジッタ ±300 ps<br>周期ジッタ ±1 ns |       |        | —                             |             |

| 仕様                                   | 値                                                                                                                                                                           |                                               |            | コメント                                                          |
|--------------------------------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------------------------------|------------|---------------------------------------------------------------|
| サンプルクロックのエクスポート                      |                                                                                                                                                                             |                                               |            |                                                               |
| エクスポートしたサンプルクロックの出力先                 | 1. PFI<0..1> (SMB フロントパネルコネクタ)<br>2. DDC CLK OUT (DIGITAL DATA & CONTROL フロントパネルコネクタ)<br>3. <b>NI PXI-5421</b> —PXI_Trig<0..6> (バックプレーンコネクタ) <b>NI PCI-5421</b> —RTSI<0..6> |                                               |            | エクスポートしたサンプルクロックは、整数 $K$ ( $1 \leq K \leq 4,194,304$ ) で分周可能。 |
| エクスポートしたサンプルクロックの出力先                 | 最大周波数                                                                                                                                                                       | ジッタ<br>(標準)                                   | デューティーサイクル | —                                                             |
| PFI<0..1>                            | 105 MHz                                                                                                                                                                     | PFI 0:<br>6 ps rms<br><br>PFI 1:<br>12 ps rms | 25 ~ 65%   |                                                               |
| DDC CLK OUT                          | 105 MHz                                                                                                                                                                     | 40 ps rms                                     | 40 ~ 60%   |                                                               |
| <b>NI PXI-5421</b><br>PXI_Trig<0..6> | 20 MHz                                                                                                                                                                      | —                                             | —          |                                                               |
| <b>NI PCI-5421</b><br>RTSI<0..6>     | 20 MHz                                                                                                                                                                      | —                                             | —          |                                                               |

## オンボードクロック (内部 VCXO)

| 仕様      | 値                                                                 | コメント |
|---------|-------------------------------------------------------------------|------|
| クロックソース | 内部サンプルクロックは、位相ロックループを使用して基準クロックにロック、もしくはオンボード VCXO 周波数基準から取得されます。 | —    |
| 周波数確度   | ±25 ppm                                                           | —    |

## 位相ロックループ（PLL）基準クロック

| 仕様                      | 値                                                                                                                     | コメント                              |
|-------------------------|-----------------------------------------------------------------------------------------------------------------------|-----------------------------------|
| ソース                     | 1. <b>NI PXI-5421</b> —PXI_CLK10（バックプレーンコネクタ）<br><b>NI PCI-5421</b> —RTSI_7（RTSI_CLK）<br>2. CLK IN（SMB フロントパネルコネクタ）   | PLL 基準クロックは、位相ロックループの基準周波数を提供します。 |
| 周波数確度                   | PLL を使用する場合、NI 5421 の周波数確度は、PLL 基準クロックソースの周波数確度のみに基づきます。                                                              | —                                 |
| ロック時間                   | 標準：70 ms<br>最大：200 ms                                                                                                 | —                                 |
| 周波数範囲                   | 5 MHz ～ 20 MHz（1 MHz 刻み）。<br>10 MHz のデフォルト。<br>PLL 基準クロック周波数は $\pm 50$ ppm の確度である必要があります。                             | —                                 |
| デューティサイクル範囲             | 40 ～ 60%                                                                                                              | —                                 |
| エクスポートした PLL 基準クロックの出力先 | 1. PFI<0..1>（SMB フロントパネルコネクタ）<br>2. <b>NI PXI-5421</b> —PXI_Trig<0..6>（バックプレーンコネクタ）<br><b>NI PCI-5421</b> —RTSI<0..6> | —                                 |

## CLK IN

### （サンプルクロックおよび基準クロック入力、フロントパネルコネクタ）

| 仕様     | 値                                                                                                                       | コメント |
|--------|-------------------------------------------------------------------------------------------------------------------------|------|
| コネクタ   | SMB（ジャック）                                                                                                               | —    |
| 方向     | 入力                                                                                                                      | —    |
| 出力先    | 1. サンプルクロック<br>2. PLL 基準クロック                                                                                            | —    |
| 周波数範囲  | 1 ～ 105 MHz（サンプルクロックの出力先および正弦波）<br>200 kHz ～ 105 MHz（サンプルクロックの出力先および方形波）<br>5 ～ 20 MHz（PLL 基準クロックの出力先）                  | —    |
| 入力電圧範囲 | 正弦波：0.65 ～ 2.8 V <sub>pk-pk</sub> （50 $\Omega$ 負荷、0 dBm ～ +13 dBm）<br>方形波：0.2 ～ 2.8 V <sub>pk-pk</sub> （50 $\Omega$ 負荷） | —    |

| 仕様        | 値                 | コメント |
|-----------|-------------------|------|
| 最大入力過負荷   | $\pm 10\text{ V}$ | —    |
| 入力インピーダンス | $50\ \Omega$      | —    |
| 入力カプリング   | AC                | —    |

## PFI 0 および PFI 1 (PFI (プログラム可能関数インタフェース)、フロントパネルコネクタ)

| 仕様                  | 値                                                                                                                                                                                                                                                                                                                | コメント |
|---------------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------|
| コネクタ                | 2 SMB (ジャック)                                                                                                                                                                                                                                                                                                     | —    |
| 方向                  | 双方向                                                                                                                                                                                                                                                                                                              | —    |
| 周波数範囲               | DC $\sim$ 105 MHz                                                                                                                                                                                                                                                                                                | —    |
| <b>入力の場合 (トリガ)</b>  |                                                                                                                                                                                                                                                                                                                  |      |
| 出力先                 | 開始トリガ                                                                                                                                                                                                                                                                                                            | —    |
| 最大入力過負荷             | $-2 \sim +7\text{ V}$                                                                                                                                                                                                                                                                                            | —    |
| $V_{IH}$            | 2.0 V                                                                                                                                                                                                                                                                                                            | —    |
| $V_{IL}$            | 0.8 V                                                                                                                                                                                                                                                                                                            | —    |
| 入力インピーダンス           | $1\text{ k}\Omega$                                                                                                                                                                                                                                                                                               | —    |
| <b>出力の場合 (イベント)</b> |                                                                                                                                                                                                                                                                                                                  |      |
| ソース                 | <ol style="list-style-type: none"> <li>1. サンプルクロックは、整数 <math>K</math> (<math>1 \leq K \leq 4,194,304</math>) で分周可能。</li> <li>2. サンプルクロックタイムベース (100 MHz) は、整数 <math>M</math> (<math>2 \leq M \leq 4,194,304</math>) で分周可能。</li> <li>3. PLL 基準クロック</li> <li>4. マーカ</li> <li>5. エクスポートした開始トリガ (出力開始トリガ)</li> </ol> | —    |
| 出力インピーダンス           | $50\ \Omega$                                                                                                                                                                                                                                                                                                     | —    |
| 最大出力過負荷             | $-2 \sim +7\text{ V}$                                                                                                                                                                                                                                                                                            | —    |

| 仕様                         | 値                                      | コメント                       |
|----------------------------|----------------------------------------|----------------------------|
| $V_{OH}$                   | 最小: 2.9 V (開回路)、1.4 V (50 $\Omega$ 負荷) | 出力ドライバは +3.3 V TTL と互換性あり。 |
| $V_{OL}$                   | 最大: 0.2 V (開回路)、0.2 V (50 $\Omega$ 負荷) |                            |
| 立ち上がり / 立ち下がり時間 (20 ~ 80%) | $\leq 2.0$ ns                          | 10 pF の負荷。                 |

## DIGITAL DATA & CONTROL (DDC) フロントパネルコネクタ (オプション)

| 仕様                                           | 値                                                                                                                     |        |         | コメント                                                                                                                          |
|----------------------------------------------|-----------------------------------------------------------------------------------------------------------------------|--------|---------|-------------------------------------------------------------------------------------------------------------------------------|
| コネクタタイプ                                      | 68 ピン VHDCI メスコネクタ                                                                                                    |        |         | —                                                                                                                             |
| データ出力信号数                                     | 16                                                                                                                    |        |         | —                                                                                                                             |
| 制御信号                                         | 1. DDC CLK OUT (クロック出力)<br>2. DDC CLK IN (クロック入力)<br>3. PFI 2 (入力)<br>4. PFI 3 (入力)<br>5. PFI 4 (出力)<br>6. PFI 5 (出力) |        |         | —                                                                                                                             |
| グランド                                         | 23 ピン                                                                                                                 |        |         | —                                                                                                                             |
| 出力信号特性 (データ出力、DDC CLK OUT、および PFI<4..5> を含む) |                                                                                                                       |        |         |                                                                                                                               |
| 信号タイプ                                        | LVDS (低電圧差動信号)                                                                                                        |        |         | —                                                                                                                             |
| 信号特性                                         | 最小                                                                                                                    | 標準     | 最大      | 1. 100 Ω 差動負荷で試験。<br>2. デバイスのフロントパネルで測定。<br>3. 負荷容量 <10 pF。<br>4. ドライバおよびレシーバは ANSI/TIA/EIA-644 に適合。<br>5. 立ち上がり時間は 20 ~ 80%。 |
| V <sub>OH</sub>                              | —                                                                                                                     | 1.3 V  | 1.7 V   |                                                                                                                               |
| V <sub>OL</sub>                              | 0.8 V                                                                                                                 | 1.0 V  | —       |                                                                                                                               |
| 差動出力電圧                                       | 0.25 V                                                                                                                | —      | 0.45 V  |                                                                                                                               |
| 出力コモンモード電圧                                   | 1.125 V                                                                                                               | —      | 1.375 V |                                                                                                                               |
| 立ち上がり / 立ち下がり時間                              | —                                                                                                                     | 0.8 ns | 1.6 ns  |                                                                                                                               |

| 仕様                                   | 値                                                                |       | コメント |
|--------------------------------------|------------------------------------------------------------------|-------|------|
| 出力信号特性（続き）                           |                                                                  |       |      |
| 出力スキュー                               | 標準：1 ns、最大 2 ns。DIGITAL DATA & CONTROL フロントコネクタの 2 つの出力端子間のスキュー。 |       | —    |
| 出力有効化 / 無効化                          | ソフトウェアですべてのデータ出力信号および制御信号を一括制御。無効な場合、出力端子は高インピーダンス状態になります。       |       | —    |
| 最大出力過負荷                              | -0.3 ～ +3.9 V                                                    |       | —    |
| 入力信号特性（DDC CLK IN および PFI<2..3> を含む） |                                                                  |       |      |
| 信号タイプ                                | LVDS（低電圧差動信号）                                                    |       | —    |
| 入力差動インピーダンス                          | 100 Ω                                                            |       | —    |
| 最大出力過負荷                              | -0.3 ～ +3.9 V                                                    |       | —    |
| 信号特性                                 | 最小                                                               | 最大    | —    |
| 差動入力電圧                               | 0.1 V                                                            | 0.5 V |      |
| 入力コモンモード電圧                           | 0.2 V                                                            | 2.2 V |      |
| DDC CLK OUT                          |                                                                  |       |      |
| クロック形式                               | データ出力およびマーカは、DDC CLK OUT の立ち下がリエッジで変化します。                        |       | —    |
| 周波数範囲                                | 詳細については、「 <a href="#">サンプルクロック</a> 」のセクションを参照してください。             |       | —    |
| デューティサイクル                            | 40 ～ 60%                                                         |       | —    |
| ジッタ                                  | 40 ps rms                                                        |       | —    |
| DDC CLK IN                           |                                                                  |       |      |
| クロック形式                               | DDC データ出力信号は、DDC CLK IN の立ち上がりエッジで変化します。                         |       | —    |
| 周波数範囲                                | 10 Hz ～ 105 MHz                                                  |       | —    |
| 入力デューティサイクルの許容値                      | 40 ～ 60%                                                         |       | —    |
| 入力ジッタ許容値                             | サイクル間ジッタの 300 ps pk-pk、周期ジッタの 1 ns rms。                          |       | —    |

# 開始トリガ

| 仕様                      | 値                                                                                                                                                                                                                                                                                                  |                        | コメント                                                                         |
|-------------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------------------------|------------------------------------------------------------------------------|
| ソース                     | 1. PFI<0..1> (SMB フロントパネルコネクタ)<br>2. PFI<2..3> (DIGITAL DATA & CONTROL フロントパネルコネクタ)<br>3. <b>NI PXI-5421</b> —PXI_Trig<0..7><br>(PXI バックプレーンコネクタ)<br><b>NI PCI-5421</b> —RTSI<0..7><br>4. <b>NI PXI-5421</b> —PXI スタートリガ<br>(PXI バックプレーンコネクタ)<br>5. ソフトウェア (関数呼び出しを使用)<br>6. 即時 (トリガを待機しない)。デフォルト。 |                        | —                                                                            |
| モード                     | 1. シングル<br>2. 連続<br>3. ステップ<br>4. バースト                                                                                                                                                                                                                                                             |                        | —                                                                            |
| エッジ検出                   | 立ち上がり                                                                                                                                                                                                                                                                                              |                        | —                                                                            |
| 最小パルス幅                  | 25 ns                                                                                                                                                                                                                                                                                              |                        | <b>NI 信号発生器ヘルプ→デバイス→NI 5421→トリガ→トリガタイミングの <math>t_{s1}</math> を参照してください。</b> |
| 開始トリガから CH0 アナログ出力までの遅延 | 補間係数                                                                                                                                                                                                                                                                                               | 標準遅延                   | <b>NI 信号発生器ヘルプ→デバイス→NI 5421→トリガ→トリガタイミングの <math>t_{s2}</math> を参照してください。</b> |
|                         | デジタル補間フィルタ無効化。                                                                                                                                                                                                                                                                                     | 43 サンプルクロック周期 + 110 ns |                                                                              |
|                         | 2                                                                                                                                                                                                                                                                                                  | 57 サンプルクロック周期 + 110 ns |                                                                              |
|                         | 4                                                                                                                                                                                                                                                                                                  | 63 サンプルクロック周期 + 110 ns |                                                                              |
|                         | 8                                                                                                                                                                                                                                                                                                  | 64 サンプルクロック周期 + 110 ns |                                                                              |
| 開始トリガからデジタルデータ出力の遅延     | 40 サンプルクロック周期 + 110 ns                                                                                                                                                                                                                                                                             |                        | —                                                                            |

| 仕様                | 値                                                  | コメント                                                               |
|-------------------|----------------------------------------------------|--------------------------------------------------------------------|
| <b>トリガのエクスポート</b> |                                                    |                                                                    |
| エクスポートしたトリガの出力先   | トリガとして使用する信号は、「マーカ」の表の出力先仕様に記載されるすべての出力先に経路設定できます。 | —                                                                  |
| エクスポートしたトリガ遅延     | 65 ns（標準）                                          | <b>NI 信号発生器ヘルプ→デバイス→NI 5421→トリガ→トリガタイミング</b> の $t_{s3}$ を参照してください。 |
| エクスポートしたトリガパルス幅   | >150 ns                                            | <b>NI 信号発生器ヘルプ→デバイス→NI 5421→トリガ→トリガタイミング</b> の $t_{s4}$ を参照してください。 |

## マーカ

| 仕様  | 値                                                                                                                                                                                 | コメント                                                          |
|-----|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------------------------------------------------------------|
| 出力先 | 1. PFI<0..1>（SMB フロントパネルコネクタ）<br>2. PFI<4..5>（DIGITAL DATA & CONTROL フロントパネルコネクタ）<br>3. <b>NI PXI-5421</b> —PXI_Trig<0..6><br>（PXI バックプレーンコネクタ）<br><b>NI PCI-5421</b> —RTSI<0..6> | —                                                             |
| 数量  | 1 マーカ / セグメント。                                                                                                                                                                    | —                                                             |
| 波形量 | マーカ位置は、4 つのサンプルの整数倍で配置される必要があります。                                                                                                                                                 | —                                                             |
| 幅   | >150 ns                                                                                                                                                                           | <b>NI 信号発生器ヘルプ→基本概念→波形→イベント→マーカイベント</b> の $t_{m2}$ を参照してください。 |

| 仕様   | 値                                                                        |                   |              | コメント                                                              |
|------|--------------------------------------------------------------------------|-------------------|--------------|-------------------------------------------------------------------|
| スキュー | 出力先                                                                      | アナログ出力の場合         | デジタルデータ出力の場合 | <b>NI 信号発生器ヘルプ→基本概念→波形→イベント→マーカイ</b><br>イベントの $t_{m1}$ を参照してください。 |
|      | PFI<0..1>                                                                | ±2 サンプル<br>クロック周期 | なし           |                                                                   |
|      | PFI<4..5>                                                                | なし                | <2 ns        |                                                                   |
|      | <b>NI PXI-5421</b><br>PXI_Trig<0..6><br><b>NI PCI-5421</b><br>RTSI<0..6> | ±2 サンプル<br>クロック周期 | なし           |                                                                   |
| ジッタ  | 20 ps rms                                                                |                   |              | —                                                                 |

## 任意波形生成モード

| 仕様          | 値                                                                                                                                                                         |                                |                                  | コメント                                                         |
|-------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------|--------------------------------|----------------------------------|--------------------------------------------------------------|
| メモリ使用       | NI 5421 は、波形と命令がオンボードメモリを共有する SMC (Synchronization and Memory Core) テクノロジを使用しています。シーケンスリストのセグメント数、メモリ内の最大波形数、および波形ストレージで利用できるサンプル数などのパラメータは、柔軟性があり、ユーザ定義です。               |                                |                                  | 詳細については、 <b>NI 信号発生器ヘルプ→プログラミング→NI-TCik 同期ヘルプ</b> を参照してください。 |
| オンボードメモリサイズ | 8 MB 標準:<br>8,388,608 バイト                                                                                                                                                 | 32 MB オプション:<br>33,554,432 バイト | 256 MB オプション:<br>268,435,456 バイト | —                                                            |
| 出力モード       | 任意波形モードおよび任意シーケンスモード                                                                                                                                                      |                                |                                  | —                                                            |
| 任意波形モード     | 任意波形モードでは、単一波形がオンボードメモリに格納されている波形セットから選択され、生成されます。                                                                                                                        |                                |                                  | —                                                            |
| 任意シーケンスモード  | 任意シーケンスモードでは、シーケンスによって NI 5421 が波形セットを特定の順序で生成します。シーケンスの要素は、セグメントとしても示されます。各セグメントは、一連の命令に関連付けられます。命令は、メモリ内の波形から選択される波形、生成される波形のループ（繰り返し）の数、そしてマーカ出力信号が送信される波形のサンプルを認識します。 |                                |                                  | —                                                            |

| 仕様                        | 値                              |                            |                                | コメント                             |
|---------------------------|--------------------------------|----------------------------|--------------------------------|----------------------------------|
| 最小波形サイズ（サンプル）             | トリガモード                         | 任意波形モード                    | 任意シーケンスモード                     | 最小波形サイズは、任意シーケンスモードでサンプルレートに依存。  |
|                           | シングル                           | 16                         | 16                             |                                  |
|                           | 連続                             | 16                         | 96 (>50 MS/s 時)                |                                  |
|                           |                                |                            | 32 (≤50 MS/s 時)                |                                  |
|                           | ステップ                           | 32                         | 96 (>50 MS/s 時)                |                                  |
|                           |                                |                            | 32 (≤50 MS/s 時)                |                                  |
|                           | バースト                           | 16                         | 512 (>50 MS/s 時)               |                                  |
|                           |                                |                            | 256 (≤50 MS/s 時)               |                                  |
| ループカウント                   | 1 ～ 16,777,215<br>バーストトリガ時：無制限 |                            |                                | —                                |
| 波形量                       | 波形サイズは、4 サンプルの整数倍である必要があります。   |                            |                                | —                                |
| メモリ制限                     |                                |                            |                                |                                  |
|                           | 8 MB 標準                        | 32 MB オプション                | 256 MB オプション                   | 特別な記載がない限りすべてのトリガモード。            |
| 任意波形モード、最大波形メモリ           | 4,194,176 サンプル                 | 16,777,088 サンプル            | 134,217,600 サンプル               |                                  |
| 任意シーケンスモード、最大波形メモリ        | 4,194,120 サンプル                 | 16,777,008 サンプル            | 134,217,520 サンプル               | 条件：シーケンス内に 1 または 2 つのセグメントがある場合。 |
| 任意シーケンスモード、最大波形           | 65,000<br>バーストトリガ：8,000        | 262,000<br>バーストトリガ：32,000  | 2,097,000<br>バーストトリガ：262,000   | 条件：シーケンス内に 1 または 2 つのセグメントがある場合。 |
| 任意シーケンスモード、シーケンス内の最大セグメント | 104,000<br>バーストトリガ：65,000      | 418,000<br>バーストトリガ：262,000 | 3,354,000<br>バーストトリガ：2,090,000 | 条件：波形メモリが <4,000 サンプルの場合。        |

# キャリブレーション

| 仕様           | 値                                                                                                        | コメント                |
|--------------|----------------------------------------------------------------------------------------------------------|---------------------|
| セルフキャリブレーション | オンボードでは、24 ビット ADC および精度電圧基準を用いて DC ゲインおよびオフセットを校正します。セルフキャリブレーションは、ソフトウェアを利用してユーザが開始し、完了までに約 75 秒かかります。 | —                   |
| 外部キャリブレーション  | 外部キャリブレーションは、VCXO、電圧基準、DC ゲイン、およびオフセットを校正します。適切な定数は、不揮発性メモリに保管されます。                                      | 工場出荷時のキャリブレーションと同様。 |
| キャリブレーション間隔  | 仕様は外部キャリブレーションから 2 年間有効です。                                                                               | —                   |
| ウォームアップ時間    | 15 分                                                                                                     | —                   |

# 電源

| 仕様       | 標準動作   | 過負荷動作  | コメント                            |
|----------|--------|--------|---------------------------------|
| +3.3 VDC | 1.9 A  | 2.7 A  | 標準。CH 0 が短絡接地されている場合に、過負荷動作が発生。 |
| +5 VDC   | 2.0 A  | 2.2 A  |                                 |
| +12 VDC  | 0.46 A | 0.5 A  |                                 |
| -12 VDC  | 0.01 A | 0.01 A |                                 |
| 合計電力     | 21.9 W | 26.0 W |                                 |

# ソフトウェア

| 仕様                | 値                                                                                                                                                                                                                                                                       | コメント |
|-------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------|
| ドライバソフトウェア        | NI-FGEN は、IVI 準拠ドライバで NI 5421 の構成、制御、および校正を可能にします。NI-FGEN は、多数の開発環境アプリケーションプログラミングインタフェースを提供します。                                                                                                                                                                        | —    |
| アプリケーションソフトウェア    | NI-FGEN は、以下のアプリケーション開発環境のプログラミングインタフェースを提供します。 <ul style="list-style-type: none"><li>• LabVIEW</li><li>• LabWindows™/CVI™</li><li>• Measurement Studio</li><li>• Microsoft Visual C++ .NET</li><li>• Microsoft Visual C/C++</li><li>• Microsoft Visual Basic</li></ul> | —    |
| 対話式の制御および構成ソフトウェア | FGEN ソフトフロントパネルは、NI 5421 の対話的制御をサポートしています。FGEN ソフトフロントパネルは NI-FGEN ドライバ CD に含まれています。<br><br>Measurement & Automation Explorer (MAX) で NI 5421 を対話式に構成、そしてテストすることができます。MAX も NI-FGEN CD に含まれています。<br><br>NI 5421 は、NI SignalExpress と併用可能です。                             | —    |

## NI PXI-5421 の環境



### メモ

NI PXI-5421 を効果的に冷却するには、NI 5421 キットに含まれる『強制空冷の維持について』のガイドラインに従ってください。NI PXI-5421 は、室内使用を意図して設計されています。

| 仕様       | 値                                                                                                                               | コメント                       |
|----------|---------------------------------------------------------------------------------------------------------------------------------|----------------------------|
| 動作温度     | 0 ~ +55 °C（以下を除くすべての NI PXI シャーシ）<br>0 ~ +45 °C（NI PXI-101x または NI PXI-1000B シャーシに取り付けた場合）。<br>IEC 60068-2-1、IEC 60068-2-2 に準拠。 | —                          |
| 保管温度     | -25 ~ +85 °C。IEC 60068-2-1、IEC 60068-2-2 に準拠。                                                                                   | —                          |
| 動作時の相対湿度 | 10 ~ 90%、結露なきこと。IEC 60068-2-56 に準拠。                                                                                             | —                          |
| 保管時の相対湿度 | 5 ~ 95%、結露なきこと。IEC 60068-2-56 に準拠。                                                                                              | —                          |
| 動作衝撃     | 30 g、半正弦波、11 ms パルス。IEC 60068-2-27 に準拠。<br>MIL-PRF-28800F に準拠してテストプロファイルを確立。                                                    | スペクトルおよびジッタ仕様が低下する場合があります。 |
| 保管時衝撃    | 50 g、半正弦波、11 ms パルス。IEC 60068-2-27 に準拠。<br>MIL-PRF-28800F に準拠してテストプロファイルを確立。                                                    | —                          |
| 動作振動     | 5 ~ 500 Hz、0.31 g <sub>rms</sub> 。IEC 60068-2-64 に準拠。                                                                           | スペクトルおよびジッタ仕様が低下する場合があります。 |
| 保管振動     | 5 ~ 500 Hz、2.46 g <sub>rms</sub> 。IEC 60068-2-64 に準拠。テストプロファイルは、MIL-PRF-28800F、Class B の要件を上回る。                                 | —                          |
| 高度       | 最大 2,000 m（周辺温度 25 °C 時）                                                                                                        | —                          |
| 汚染度      | 2                                                                                                                               | —                          |

## NI PCI-5421 の環境



### メモ

NI PCI-5421 を効果的に冷却するには、NI 5421 キットに含まれる『強制空冷の維持について』のガイドラインに従ってください。通気の確保やデバイスの寿命に影響を与えないために、隣接している PCI スロットにはデバイスを取り付けないでください。NI PCI-5421 は、屋内での使用を意図して設計されています。

| 仕様       | 値                                                                                                  | コメント |
|----------|----------------------------------------------------------------------------------------------------|------|
| 動作温度     | 0 ~ +45 °C。IEC 60068-2-1、IEC 60068-2-2 に準拠。                                                        | —    |
| 保管温度     | -25 ~ +85 °C。IEC 60068-2-1、IEC 60068-2-2 に準拠。                                                      | —    |
| 動作時の相対湿度 | 10 ~ 90%、結露なきこと。IEC 60068-2-56 に準拠。                                                                | —    |
| 保管時の相対湿度 | 5 ~ 95%、結露なきこと。IEC 60068-2-56 に準拠。                                                                 | —    |
| 保管時衝撃    | 50 g、半正弦波、11 ms パルス。IEC 60068-2-27 に準拠。MIL-PRF-28800F に準拠してテストプロファイルを確立。                           | —    |
| 保管振動     | 5 Hz ~ 500 Hz、2.46 g <sub>rms</sub> 。IEC 60068-2-64 に準拠。テストプロファイルは、MIL-PRF-28800F、Class B の要件を上回る。 | —    |
| 高度       | 最大 2,000 m（周辺温度 25 °C 時）                                                                           | —    |
| 汚染度      | 2                                                                                                  | —    |

## 認可および準拠

### 安全性

NI PXI/PCI-5421 は、計測、制御、実験に使用される電気装置に関する以下の安全規格の必要条件を満たすように設計されています。

- IEC 61010-1、EN 61010-1
- UL 61010-1、CSA 61010-1



### メモ

UL および他の安全保証については、製品のラベルを参照するか、[ni.com/certification](https://ni.com/certification)（英語）にアクセスして製品番号（型番）または製品ラインで検索し、保証の欄の該当するリンクをクリックしてください。

## 電磁両立性

NI PXI/PCI-5421 は、計測、制御、実験に使用される電気装置に関する以下の EMC の必要条件を満たすように設計されています。

- EN 61326 EMC 必要条件、最小イミュニティ
- EN 55011 エミッション (Group 1, Class A)
- CE、C-Tick、ICES、および FCC パート 15 エミッション (Class A)



### メモ

このデバイスは、EMC 要件に適合するため、製品ドキュメントに従って操作してください。

## CE 準拠

NI PXI/PCI-5421 は、以下のように、CE マーク改正に基づいて、該当する EC 理事会指令による基本的要件に適合しています。

- 2006/95/EC; 低電圧指令 (安全性)
- 2004/108/EC; 電磁両立性指令 (EMC)



### メモ

この製品のその他のコンプライアンス情報については、適合宣言 (DoC) をご覧ください。この製品の適合宣言を入手するには、[ni.com/certification](http://ni.com/certification) (英語) にアクセスして型番または製品ラインで検索し、該当するリンクをクリックしてください。

## 環境管理

ナショナルインスツルメンツは、環境に考慮した製品の開発および製造に取り組んでいます。NI は、製品から特定の有害物質を除外することが、環境のみならず NI のお客様にとって有益であると考えています。

環境情報に関する詳細は、[ni.com/environment](http://ni.com/environment) で NI and the Environment (英語) のウェブページをご覧ください。このページでは、NI が準拠している規制と規格や、このドキュメントには含まれていない環境情報について説明されています。

## 廃電気電子機器 (WEEE)



**欧州のお客様へ** 製品寿命を過ぎたすべての製品は、必ず WEEE リサイクルセンターへ送付してください。WEEE リサイクルセンターおよびナショナルインスツルメンツの WEEE への対応に関する詳細は、[ni.com/environment/wEEE.htm](http://ni.com/environment/wEEE.htm) (英語) を参照してください。

## 电子信息产品污染控制管理办法 (中国 RoHS)



**中国客户** National Instruments 符合中国电子信息产品中限制使用某些有害物质指令 (RoHS)。关于 National Instruments 中国 RoHS 合规性信息，请登录 [ni.com/environment/rohs\\_china](http://ni.com/environment/rohs_china)。(For information about China RoHS compliance, go to [ni.com/environment/rohs\\_china](http://ni.com/environment/rohs_china).)

# 物理特性

| 仕様                     | 値                                                                             |                                                | コメント |
|------------------------|-------------------------------------------------------------------------------|------------------------------------------------|------|
| 外形寸法                   | NI PXI-5421                                                                   | NI PCI-5421                                    | —    |
|                        | 3U、1 スロット、<br>PXI/cPCI モジュール<br>21.6 × 2.0 × 13.0 cm<br>(8.5 × 0.8 × 5.1 in.) | 34.1 × 2.0 × 10.7 cm<br>(13.4 × 0.8 × 4.2 in.) |      |
| 重量                     | 345 g (12.1 oz)                                                               | 419 g (14.8 oz)                                | —    |
| <b>フロントパネルコネクタ</b>     |                                                                               |                                                |      |
| ラベル                    | 機能                                                                            | コネクタタイプ                                        | —    |
| CH 0                   | アナログ出力                                                                        | SMB (ジャック)                                     |      |
| CLK IN                 | サンプルクロック入力および PLL 基準クロック入力。                                                   | SMB (ジャック)                                     |      |
| PFI 0                  | マーカ出力、トリガ入力、サンプルクロック出力、エクスポートしたトリガ出力、および PLL 基準クロック出力。                        | SMB (ジャック)                                     |      |
| PFI 1                  | マーカ出力、トリガ入力、サンプルクロック出力、エクスポートしたトリガ出力、および PLL 基準クロック出力。                        | SMB (ジャック)                                     |      |
| DIGITAL DATA & CONTROL | デジタルデータ出力、トリガ入力、エクスポートしたトリガ出力、マーカ、外部サンプルクロック入力、およびサンプルクロック出力。                 | 68 ピン VHDCI メスコネクタ                             |      |

| 仕様                               | 値                                                                      | コメント                            |
|----------------------------------|------------------------------------------------------------------------|---------------------------------|
| NI PXI-5421 のみ — フロントパネル LED 表示器 |                                                                        |                                 |
| ラベル                              | 機能                                                                     | 詳細については、『NI 信号発生器ヘルプ』を参照してください。 |
| ACCESS                           | ACCESS LED は、NI 5421 からコントローラのインタフェースおよび PCI バスのステータスを示します。            |                                 |
| ACTIVE                           | ACTIVE LED は、NI 5421 のオンボード生成ハードウェアのステータスを示します。                        |                                 |
| 同梱のケーブル                          |                                                                        |                                 |
|                                  | 1 本 (NI 製品番号 763541-01)、50 Ω、BNC オス-SMB プラグ、RG223/U、ダブルシールドケーブル (1 m)。 | —                               |



#### メモ

リビジョン D 以降の NI PXI-5421 モジュールには、改良された PXI Express 対応バックプレーンコネクタが装備されています。この改良したコネクタにより、NI PXI-5421 は PXI Express シャーシ内のハイブリッドスロットに対応します。NI PXI-5421 モジュールのリビジョンについては、NI PXI-5421 の下側にあるラベルを参照してください。ラベルには 189898x-01 という形式のアセンブリ番号が記載されており、x がリビジョンになります。

## サポート情報

技術サポートリソースの一覧は、ナショナルインスツルメンツのウェブサイトでご覧いただけます。[ni.com/jp/support](http://ni.com/jp/support) では、トラブルシューティングやアプリケーション開発のセルフヘルプリソースから、ナショナルインスツルメンツのアプリケーションエンジニアの E メール / 電話の連絡先まで、あらゆるリソースを参照することができます。

適合宣言 (DoC) とは、その会社の自己適合宣言を用いた、さまざまな欧州閣僚理事会指令への適合の宣言のことです。この制度により、電磁両立性 (EMC) に対するユーザ保護や製品の安全性に関する情報が提供されます。ご使用の製品の適合宣言は、[ni.com/certification](http://ni.com/certification) (英語) から入手できます。ご使用の製品でキャリブレーションがサポートされている場合、[ni.com/calibration](http://ni.com/calibration) からその製品の Calibration Certificate (英語) を入手してご利用になることもできます。

ナショナルインスツルメンツでは、米国本社 (11500 North Mopac Expressway, Austin, Texas, 78759-3504) および各国の現地オフィスにてお客様にサポート対応しています。日本国内でのサポートについては、[ni.com/jp/support](http://ni.com/jp/support) でサポートリクエストを作成するか、0120-527196 (フリーダイヤル) または 03-5472-2970 (大代表) までお電話ください。日本国外でのサポートについては、各国の営業所にご連絡ください。

イスラエル 972 3 6393737、イタリア 39 02 41309277、  
インド 91 80 41190000、英国 44 0 1635 523545、  
オーストラリア 1800 300 800、オーストリア 43 662 457990-0、  
オランダ 31 (0) 348 433 466、カナダ 800 433 3488、  
韓国 82 02 3451 3400、シンガポール 1800 226 5886、  
スイス 41 56 2005151、スウェーデン 46 (0) 8 587 895 00、  
スペイン 34 91 640 0085、スロベニア 386 3 425 42 00、  
タイ 662 278 6777、台湾 886 02 2377 2222、中国 86 21 5050 9800、  
チェコ 420 224 235 774、デンマーク 45 45 76 26 00、  
ドイツ 49 89 7413130、トルコ 90 212 279 3031、  
ニュージーランド 0800 553 322、ノルウェー 47 (0) 66 90 76 60、  
フィンランド 358 (0) 9 725 72511、フランス 01 57 66 24 24、  
ベルギー 32 (0) 2 757 0020、ブラジル 55 11 3262 3599、  
ポーランド 48 22 3390150、ポルトガル 351 210 311 210、  
マレーシア 1 800 887710、南アフリカ 27 0 11 805 8197、  
メキシコ 01 800 010 0793、レバノン 961 (0) 1 33 28 28、  
ロシア 7 495 783 6851